

实验一 数字基带信号

一、实验目的

- 1、了解单极性码、双极性码、归零码、不归零码等基带信号波形特点。
- 2、掌握AMI、HDB₃码的编码规则。
- 3、掌握从HDB₃码信号中提取位同步信号的方法。
- 4、掌握集中插入帧同步码时分复用信号的帧结构特点。
- 5、了解HDB₃（AMI）编译码集成电路CD22103。

二、实验内容

- 1、用示波器观察单极性非归零码（NRZ）、传号交替反转码（AMI）、三阶高密度双极性码（HDB₃）、整流后的AMI码及整流后的HDB₃码。
- 2、用示波器观察从HDB₃码中和从AMI码中提取位同步信号的电路中有关波形。
- 3、用示波器观察HDB₃、AMI译码输出波形。

三、基本原理

1. 简述AMI码的编码规律。
2. 简述HDB₃码的编码规律。
3. 设信息码为0000 0110 0001 0000 0011，绘制NRZ码、AMI码、HDB₃码波形。
4. 分析AMI码和HDB₃码的功率谱，说明如何得到位同步信号。

四、实验说明

本实验使用数字信源模块和HDB₃编译码模块。

1、数字信源

本模块是整个实验系统的发终端，模块内部只使用+5V电压，其原理方框图如图1-1所示，电原理图如图1-3所示（见附录）。本单元产生NRZ信号，信号码速率约为170.5KB，帧结构如图1-2所示。帧长为24位，其中首位无定义，第2位到第8位是帧同步码（7位巴克码1110010），另外16位为2路数据信号，每路8位。此NRZ信号为集中插入帧同步码时分复用信号，实验电路中数据码用红色发光二极管指示，帧同步码及无定义位用绿色发光二极管指示。发光二极管亮状态表示1码，熄状态表示0码。

本模块有以下测试点及输入输出点：

- CLK 晶振信号测试点
- BS-OUT 信源位同步信号输出点/测试点（2个）
- FS 信源帧同步信号输出点/测试点
- NRZ-OUT(AK) NRZ信号(绝对码)输出点/测试点（4个）

图1-1中各单元与电路板上元器件对应关系如下：

- 晶振 CRY：晶体；U1：反相器7404
- 分频器 U2：计数器74161；U3：计数器74193；U4：计数器40160
- 并行码产生器 K1、K2、K3：8位手动开关，从左到右依次与帧同步码、数据1、数据2相对应；发光二极管：左起分别与一帧中的24位代码相对应
- 八选一 U5、U6、U7：8位数据选择器4512
- 三选一 U8：8位数据选择器4512
- 倒相器 U20：非门74HC04
- 抽样 U9：D触发器74HC74

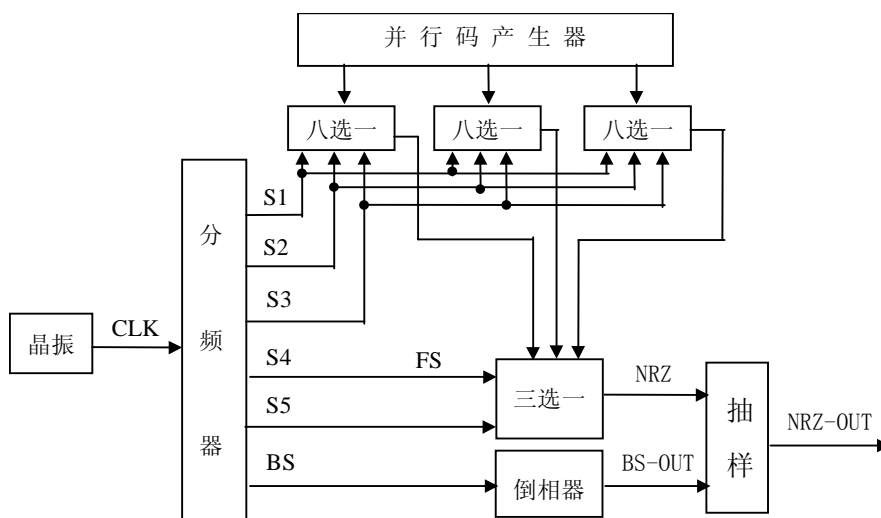


图 1-1 数字信源方框图

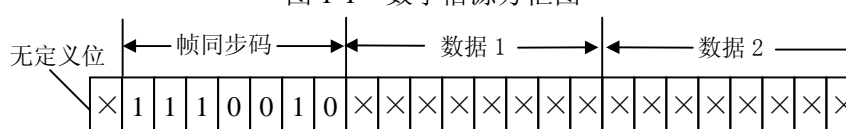


图 1-2 帧结构

下面对分频器，八选一及三选一等单元作进一步说明。

(1) 分频器

74161 进行 13 分频，输出信号频率为 341kHz。74161 是一个 4 位二进制加计数器，预置在 3 状态。

74193 完成 $\div 2$ 、 $\div 4$ 、 $\div 8$ 、 $\div 16$ 运算，输出 BS、S1、S2、S3 等 4 个信号。BS 为位同步信号，频率为 170.5kHz。S1、S2、S3 为 3 个选通信号，频率分别为 BS 信号频率的 1/2、1/4 和 1/8。74193 是一个 4 位二进制加/减计数器，当 CPD=PL=1、MR=0 时，可在 Q₀、Q₁、Q₂ 及 Q₃ 端分别输出上述 4 个信号。

40160 是一个二一十进制加计数器，预置在 7 状态，完成 $\div 3$ 运算，在 Q₀ 和 Q₁ 端分别输出选通信号 S4、S5，这两个信号的频率相等、等于 S3 信号频率的 1/3。

分频器输出的 S1、S2、S3、S4、S5 等 5 个信号的波形如图 1-4 (a) 和 1-4 (b) 所示。

(2) 八选一

采用 8 路数据选择器 4512，它内含了 8 路传输数据开关、地址译码器和三态驱动器，其真值表如表 1-1 所示。U5、U6 和 U7 的地址信号输入端 A、B、C 并连在一起并分别接 S1、S2、S3 信号，它们的 8 个数据信号输入端 x₀~x₇ 分别 K1、K2、K3 输出的 8 个并行信号连接。由表 1-1 可以分析出 U5、U6、U7 输出信号都是码速率为 170.5KB、以 8 位为周期的串行信号。

表 1-1 4512 真值表

C	B	A	INH	DIS	Z
0	0	0	0	0	x0
0	0	1	0	0	x1
0	1	0	0	0	x2
0	1	1	0	0	x3
1	0	0	0	0	x4
1	0	1	0	0	x5
1	1	0	0	0	x6
1	1	1	0	0	x7
Φ	Φ	Φ	1	0	0
Φ	Φ	Φ	Φ	1	高阻

(3) 三选一

三选一电路原理同八选一电路原理。S4、S5 信号分别输入到 U8 的地址端 A 和 B，U5、U6、U7 输出的 3 路串行信号分别输入到 U8 的数据端 x3、x0、x1，U8 的输出端即是一个码速率为 170.5KB 的 2 路时分复用信号，此信号为单极性不归零信号 (NRZ)。

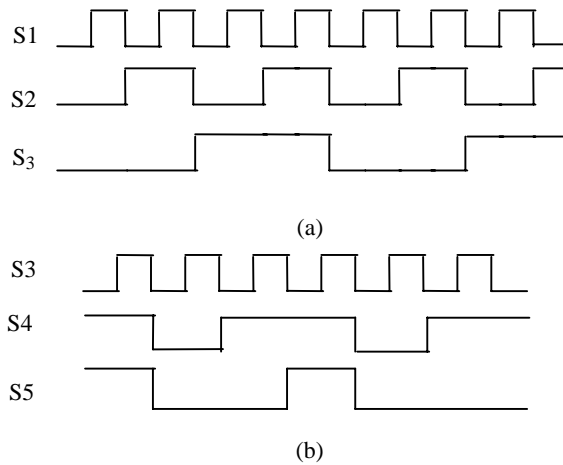


图 1-4 分频器输出信号波形

(4) 倒相与抽样

图 1-1 中的 NRZ 信号的脉冲上升沿或下降沿比 BS 信号的下降沿稍有点迟后。在实验二的数字调制单元中，有一个将绝对码变为相对码的电路，要求输入的绝对码信号的上升沿及下降沿与输入的位同步信号的上升沿对齐，而这两个信号由数字信源提供。倒相与抽样电路就是为了满足这一要求而设计的，它们使 NRZ-OUT 及 BS-OUT 信号满足码变换电路的要求。

FS 信号可用作示波器的外同步信号，以便观察 2DPSK 等信号。

FS 信号、NRZ-OUT 信号之间的相位关系如图 1-5 所示，图中 NRZ-OUT 的无定义位为 0，帧同步码为 1110010，数据 1 为 11110000，数据 2 为 00001111。FS 信号的低电平、高电平分别为 4 位和 8 位数字信号时间，其上升沿比 NRZ-OUT 码第一位起始时间超前一个码元。

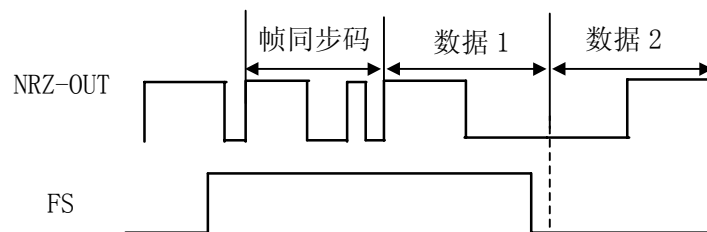


图 1-5 FS、NRZ-OUT 波形

2. HDB₃编译码

原理框图如图 1-6 所示。本模块内部使用 +5V 和 -5V 电压，其中 -5V 电压由 -12V 电源经三端稳压器 7905 变换得到。本单元有以下信号测试点：

- NRZ 译码器输出信号
- BS-R 锁相环输出的位同步信号
- (AMI) HDB₃ 编码器输出信号
- BPF 带通滤波器输出信号
- DET (AMI) HDB₃ 整流输出信号

本模块上的开关 K4 用于选择码型，K4 位于左边 (A 端) 选择 AMI 码，位于右边 (H 端) 选择 HDB₃ 码。

图 1-6 中各单元与电路板上元器件的对应关系如下：

- HDB₃ 编译码器 U10: HDB₃ 编译码集成电路 CD22103A
- 单/双极性变换器 U11: 模拟开关 4052

- 双/单极性变换器 U12: 非门 74HC04
- 相加器 U17: 或门 74LS32
- 带通 U13、U14: 运放 UA741
- 限幅放大器 U15: 运放 LM318
- 锁相环 U16: 集成锁相环 CD4046

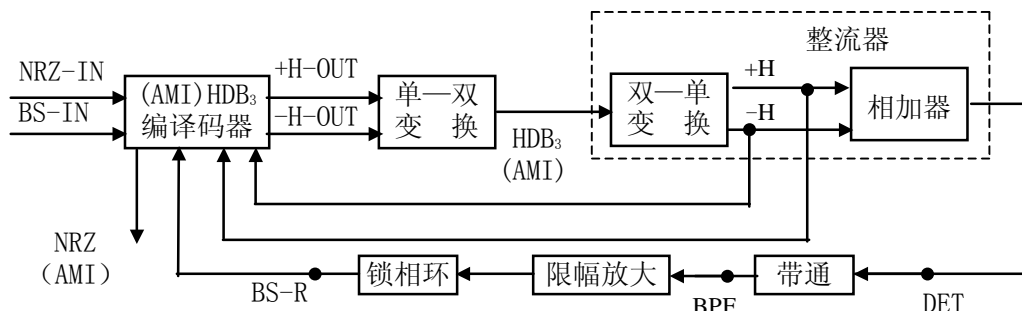


图 1-6 HDB₃编译码方框图

信源部分的分频器、三选一、倒相器、抽样以及(AMI)HDB₃编译码专用集成芯片CD22103等电路的功能可以用一片EPLD (EPM7064)芯片完成,说明见附录四。

下面简单介绍AMI、HDB₃码编码规律。

AMI码的编码规律是:信息代码1变为带有符号的1码即+1或-1,1的符号交替反转;信息代码0的为0码。AMI码对应的波形是占空比为0.5的双极性归零码,即脉冲宽度 τ 与码元宽度(码元周期、码元间隔) T_s 的关系是 $\tau=0.5T_s$ 。

HDB₃码的编码规律是:4个连0信息码用取代节000V或B00V代替,当两个相邻V码中间有奇数个信息1码时取代节为000V,有偶数个信息1码(包括0个信息1码)时取代节为B00V,其它的信息0码仍为0码;信息码的1码变为带有符号的1码即+1或-1;HDB₃码中1、B的符号符合交替反转原则,而V的符号破坏这种符号交替反转原则,但相邻V码的符号又是交替反转的;HDB₃码是占空比为0.5的双极性归零码。

设信息码为0000 0110 0001 0000 0,则NRZ码、AMI码,HDB₃码如图1-8所示。

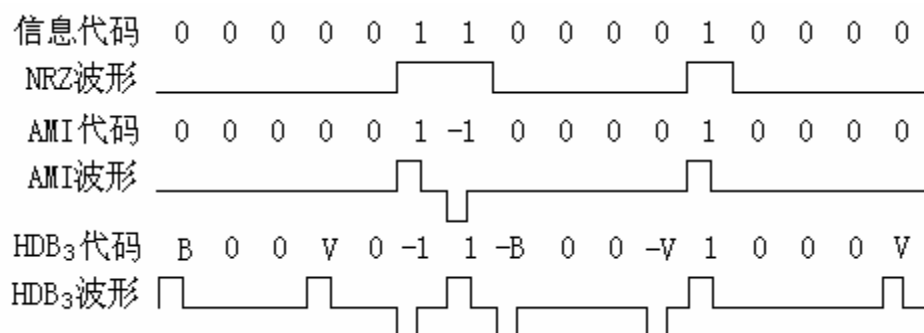


图 1-8 NRZ、AMI、HDB₃关系图

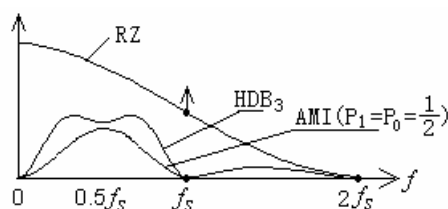


图 1-9 AMI、HDB₃、RZ| $\tau=0.5T_s$ 频谱

分析表明,AMI码及HDB₃码的功率谱如图1-9所示,它不含有离散谱 f_s 成份($f_s=1/T_s$,等于位同步

信号频率)。在通信的终端需将它们译码为NRZ码才能送给数字终端机或数模转换电路。在做译码时必须提供位同步信号。工程上,一般将AMI或HDB₃码数字信号进行整流处理,得到占空比为0.5的单极性归零码(RZ| $\tau=0.5T_S$)。这种信号的功率谱也在图1-9中给出。由于整流后的AMI、HDB₃码中含有离散谱 f_s ,故可用一个窄带滤波器得到频率为 f_s 的正弦波,整形处理后即可得到位同步信号。

本单元用CD22103集成电路进行AMI或HDB₃编译码。当它的第3脚(HDB₃/ $\overline{\text{AMI}}$)接+5V时为HDB₃编译码器,接地时为AMI编译码器。编码时,需输入NRZ码及位同步信号,它们来自数字信源单元,已在电路板上连好。CD22103编码输出两路并行信号+H-OUT和-H-OUT,它们都是半占空比的正脉冲信号,分别与AMI或HDB₃码的正极性信号及负极性信号相对应。这两路信号经单/双极性变换后得到AMI码或HDB₃。

双/单极性变换及相加器构成一个整流器。整流后的DET信号含有位同步信号频率离散谱。由于位同步频率比较低,很难将有源带通滤波器的带宽做得很窄,它输出的信号BPF是一个幅度和周期都不恒定的正弦信号。对此信号进行限幅放大处理后得到幅度恒定、周期变化的脉冲信号,但仍不能将此信号作为译码器的位同步信号,需作进一步处理。当锁相环的自然谐振频率足够小时,对输入的电压信号可等效为窄带带通滤波器(关于锁相环的基本原理将在实验三中介绍)。本单元中采用电荷泵锁相环构成一个Q值约为35的窄带带通滤波器,它输出一个符合译码器要求的位同步信号BS-R。

译码时,需将AMI或HDB₃码变换成两路单极性信号分别送到CD22103的第11、第13脚,此任务由双/单变换电路来完成。

当信息代码连0个数太多时,从AMI码中较难于提取稳定的位同步信号,而HDB₃中连0个数最多为3,这对提取高质量的位同步信号是有利的。这也是HDB₃码优于AMI码之处。HDB₃码及经过随机化处理的AMI码常被用在PCM一、二、三次群的接口设备中。

在实用的HDB₃编译码电路中,发端的单/双极性变换器一般由变压器完成;收端的双/单极性变换电路一般由变压器、自动门限控制和整流电路完成,本实验目的是掌握HDB₃编码规则,及位同步提取方法,故对极性变换电路作了简化处理,不一定符合实用要求。

CD22103的引脚及内部框图如图1-10所示,详细说明如下:

- | | |
|--|--|
| (1) NRZ-IN | 编码器NRZ信号输入端; |
| (2) CTX | 编码时钟(位同步信号)输入端; |
| (3) HDB ₃ / $\overline{\text{AMI}}$ | 码型选择端:接TTL高电平时,选择HDB ₃ 码;接TTL低电平时,选择AMI码; |
| (4) NRZ-OUT | HDB ₃ 译码后信码输出端; |
| (5) $\overline{\text{CRX}}$ | 译码时钟(位同步信号)输入端; |
| (6) RAIS | 告警指示信号(AIS)检测电路复位端,负脉冲有效; |
| (7) AIS | AIS信号输出端,有AIS信号为高电平,无AIS信号时为低电平; |
| (8) V _{SS} | 接地端; |
| (9) ERR | 不符合HDB ₃ /AMI编码规则的误码脉冲输出端; |
| (10) CKR | HDB ₃ 码的汇总输出端; |
| (11) +HDB ₃ -IN | HDB ₃ 译码器正码输入端; |
| (12) LTF | HDB ₃ 译码内部环回控制端,接高电平时为环回,接低电平时为正常; |
| (13) -HDB ₃ -IN | HDB ₃ 译码器负码输入端; |
| (14) -HDB ₃ -OUT | HDB ₃ 编码器负码输出端; |
| (15) +HDB ₃ -OUT | HDB ₃ 编码器正码输出端; |
| (16) V _{DD} | 接电源端(+5V) |

CD22103主要由发送编码和接收译码两部分组成,工作速率为50Kb/s~10Mb/s。两部分功能简述如下。

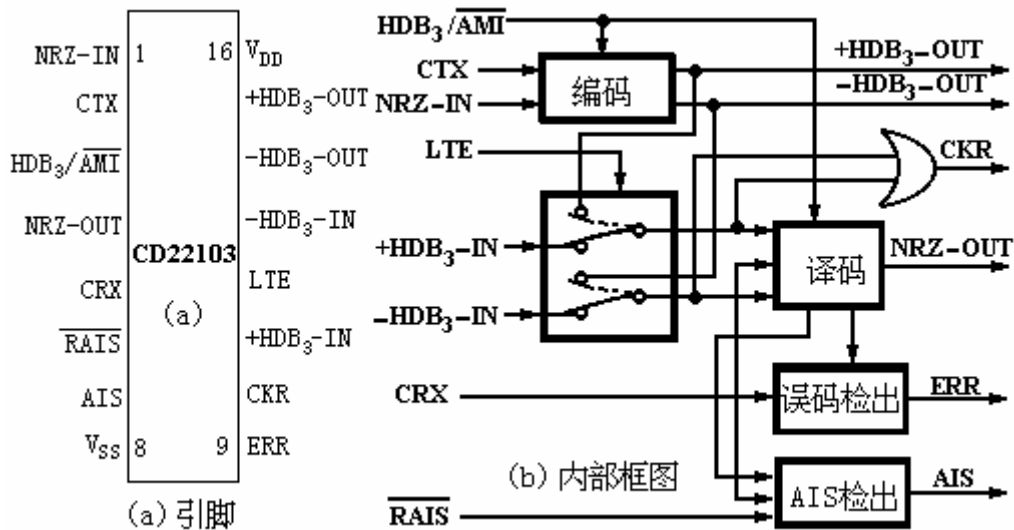


图 1-10 CD22103 的引脚及内部框图

发送部分：

当 $\overline{\text{HDB}_3/\text{AMI}}$ 端接高电平时，编码电路在编码时钟 CTX 下降沿的作用下，将 NRZ 码编成 HDB3 码（+HDB3-OUT、-HDB3-OUT 两路输出）；接低电平时，编成 AMI 码。编码输出比输入码延迟 4 个时钟周期。

接收部分：

(1) 在译码时钟 CRX 的上升沿作用下，将 HDB3 码（或 AMI 码）译成 NRZ 码。译码输出比输入码延迟 4 个时钟周期。

(2) HDB3 码经逻辑组合后从 CKR 端输出，供时钟提取等外部电路使用；

(3) 可在不断业务的情况下进行误码监测，检测出的误码脉冲从 ERR 端输出，其脉宽等于收时钟的一个周期，可用此进行误码计数。

(4) 可检测出所接收的 AIS 码，检测周期由外部 RAIS 决定。据 CCITT 规定，在 RAIS 信号的一个周期（500s）内，若接收信号中“0”码个数少于 3，则 AIS 端输出高电平，使系统告警电路输出相应的告警信号，若接收信号中“0”码个数不少于 3，AIS 端输出低电平，表示接收信号正常。

(5) 具有环回功能

五、实验步骤

本实验使用数字信源单元和 HDB3 编译码单元。

1、熟悉数字信源单元和 HDB3 编译码单元的工作原理。接好电源线，打开电源开关。

2、用示波器观察数字信源单元上的各种信号波形。

用信源单元的 FS 作为示波器的外同步信号，示波器探头的地端接在实验板任何位置的 GND 点均可，进行下列观察：

(1) 示波器的两个通道探头分别接信源单元的 NRZ-OUT 和 BS-OUT，对照发光二极管的发光状态，判断数字信源单元是否已正常工作（1 码对应的发光管亮，0 码对应的发光管熄）；

(2) 用开关 K1 产生代码 $\times 1110010$ （ \times 为任意代码，1110010 为 7 位帧同步码），K2、K3 产生任意信息代码，观察本实验给定的集中插入帧同步码时分复用信号帧结构，和 NRZ 码特点。

3、用示波器观察 HDB3 编译码单元的各种波形。

仍用信源单元的 FS 信号作为示波器的外同步信号。

(1) 示波器的两个探头 CH1 和 CH2 分别接信源单元的 NRZ-OUT 和 HDB3 单元的（AMI）HDB3，将信源单元的 K1、K2、K3 每一位都置 1，观察全 1 码对应的 AMI 码和 HDB3 码；再将 K1、K2、K3 置为全 0，观察全 0 码对应的 AMI 码和 HDB3 码。观察 AMI 码时将 HDB3 单元的开关 K4 置于 A 端，观察 HDB3 码时将 K4 置于 H 端，观察时应注意 AMI、HDB3 码是占空比等于 0.5 的双极性归零码。编码输出 HDB3

(AMI)比输入NRZ-OUT延迟了4个码元。

(2)将K1、K2、K3置于0111 0010 0000 1100 0010 0000态,观察并记录对应的AMI码和HDB₃码。

(3)将K1、K2、K3置于任意状态,K4先置A(AMI)端再置H(HDB₃)端,CH1接信源单元的NRZ-OUT,CH2依次接HDB₃单元的DET、BPF、BS-R和NRZ,观察这些信号波形。观察时应注意:

- HDB₃单元的NRZ信号(译码输出)滞后于信源模块的NRZ-OUT信号(编码输入)8个码元。
- DET是占空比等于0.5的单极性归零码。
- BPF信号是一个幅度和周期都不恒定的正弦信号,BS-R是一个周期基本恒定(等于一个码元周期)的TTL电平信号。
- 信源代码连0个数越多,越难于从AMI码中提取位同步信号(或者说要求带通滤波的Q值越高,因而越难于实现),而HDB₃码则不存在这种问题。本实验中若24位信源代码中连零很多时,则难以从AMI码中得到一个符合要求的位同步信号,因此不能完成正确的译码(由于分离参数的影响,各实验系统的现象可能略有不同。一般将信源代码置成只有1个“1”码的状态来观察译码输出)。若24位信源代码全为“0”码,则更不可能从AMI信号(亦是全0信号)得到正确的位同步信号。

六、思考题

1. 根据实验观察和纪录回答:

(1) 不归零码和归零码的特点是什么?

(2) 与信源代码中的“1”码相对应的AMI码及HDB₃码是否一定相同?为什么?

2. 设代码为全1、全0及0111 0010 0000 1100 0010 0000,给出AMI及HDB₃码的代码和波形。

3. 总结从HDB₃码中提取位同步信号的原理。

七、实验报告

1. 写清楚实验目的、实验内容;

2. 回答实验原理中的问题,简述实验说明,对各信号测试点进行简要说明;

3. 详细写明实验步骤,记录实验数据、代码,绘制波形(标注周期、幅度)。

实验数据:

(1) 记录全1码对应的NRZ-OUT码、AMI码和HDB₃码。

(2) 记录全0码对应的NRZ-OUT码、AMI码和HDB₃码。

(3) 将K1、K2、K3置于0111 0010 0000 1100 0010 0000态,记录对应的NRZ-OUT码、AMI码和HDB₃码。

(4) 将K1、K2、K3置于任意状态,K4先置A(AMI)端再置H(HDB₃)端,CH1接信源单元的NRZ-OUT,CH2依次接HDB₃单元的DET、BPF、BS-R和NRZ,记录这些信号波形。

4. 回答思考题。

实验二 数字调制

一、实验目的

- 1、掌握绝对码、相对码概念及它们之间的变换关系。
- 2、掌握用键控法产生 2ASK、2FSK、2DPSK 信号的方法。
- 3、掌握相对码波形与 2PSK 信号波形之间的关系、绝对码波形与 2DPSK 信号波形之间的关系。

二、实验内容

- 1、用示波器观察绝对码波形、相对码波形。
- 2、用示波器观察 2ASK、2FSK、2PSK、2DPSK 信号波形。

三、基本原理

1. 什么是绝对码和相对码。
2. 简要说明数字调制的几种方法及其原理。并画出调制原理方框图。
 - 1) 2ASK
 - 2) 2FSK
 - 3) 2PSK
 - 4) 2DPSK
3. 画出 2PSK、2DPSK 波形与信息代码的关系图。假设码元宽度等于载波周期，信息代码为 1011 0110。

四、实验说明

本实验用到数字信源模块和数字调制模块。信源模块向调制模块提供数字基带信号（NRZ 码）和位同步信号 BS（已在实验电路板上连通，不必手工接线）。调制模块将输入的绝对码 AK（NRZ 码）变为相对码 BK、用键控法产生 2ASK、2FSK、2DPSK 信号。调制模块内部只用+5V 电压。

数字调制单元的原理方框图如图 2-1 所示。

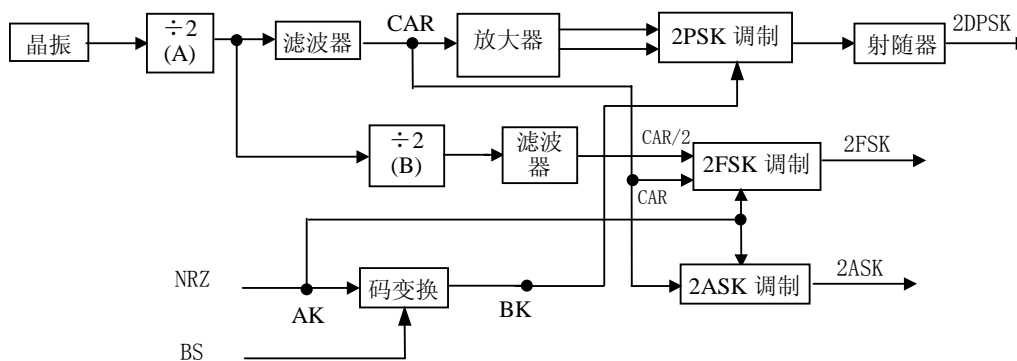


图 2-1 数字调制方框图

本单元有以下测试点及输入输出点：

- CAR 2DPSK 信号载波测试点
- BK 相对码测试点
- 2DPSK 2DPSK 信号测试点/输出点， $V_{p-p} > 0.5V$
- 2FSK 2FSK 信号测试点/输出点， $V_{p-p} > 0.5V$
- 2ASK 2ASK 信号测试点， $V_{p-p} > 0.5V$

图 2-1 中晶体振荡器与信源共用，位于信源单元，其它各部分与电路板上主要元器件对应关系如下：

- ÷2 (A) U8: 双 D 触发器 74LS74
- ÷2 (B) U9: 双 D 触发器 74LS74
- 滤波器 A V6: 三极管 9013, 调谐回路
- 滤波器 B V1: 三极管 9013, 调谐回路
- 码变换 U18: 双 D 触发器 74LS74; U19: 异或门 74LS86
- 2ASK 调制 U22: 三路二选一模拟开关 4053
- 2FSK 调制 U22: 三路二选一模拟开关 4053

- 2PSK 调制 U21: 八选一模拟开关 4051
- 放大器 V5: 三极管 9013
- 射随器 V3: 三极管 9013

将晶振信号进行 2 分频、滤波后, 得到 2ASK 的载频 2.2165MHZ。放大器的发射极和集电极输出两个频率相等、相位相反的信号, 这两个信号就是 2PSK、2DPSK 的两个载波, 2FSK 信号的两个载波频率分别为晶振频率的 1/2 和 1/4, 也是通过分频和滤波得到的。

下面重点介绍 2PSK、2DPSK。2PSK、2DPSK 波形与信息代码的关系如图 2-2 所示。

图中假设码元宽度等于载波周期的 1.5 倍。2PSK 信号的相位与信息代码的关系是: 前后码元相异时, 2PSK 信号相位变化 180°, 相同时 2PSK 信号相位不变, 可简称为“异变同不变”。2DPSK 信号的相位与信息代码的关系是: 码元为“1”时, 2DPSK 信号的相位变化 180°。码元为“0”时, 2DPSK 信号的相位不变, 可简称为“1 变 0 不变”。

应该说明的是, 此处所说的相位变或不变, 是指将本码元内信号的初相与上一码元内信号的末相进行比较, 而不是将相邻码元信号的初相进行比较。实际工程中, 2PSK 或 2DPSK 信号载波频率与码速率之间可能是整数倍关系也可能是非整数倍关系。但不管是那种关系, 上述结论总是成立的。

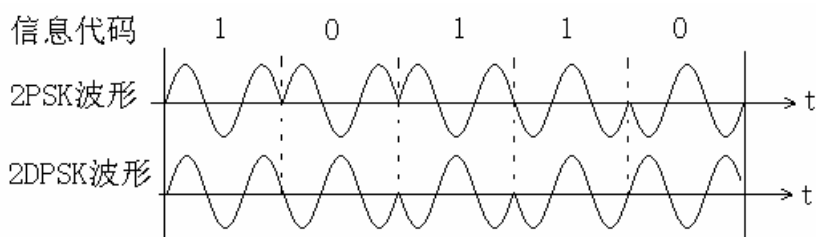


图 2-2 2PSK、2DPSK 波形

本单元用码变换——2PSK 调制方法产生 2DPSK 信号, 原理框图及波形图如图 2-3 所示。相对于绝对码 A_k 、2PSK 调制器的输出就是 2DPSK 信号, 相对于相对码、2PSK 调制器的输出是 2PSK 信号。图中设码元宽度等于载波周期, 已调信号的相位变化与 A_k 、 B_k 的关系当然也是符合上述规律的, 即对于 A_k 来说是“1 变 0 不变”关系, 对于 B_k 来说是“异变同不变”关系, 由 A_k 到 B_k 的变换也符合“1 变 0 不变”规律。

图 2-4 中调制后的信号波形也可能具有相反的相位, B_k 也可能具有相反的序列即 00100, 这取决于载波的参考相位以及异或门电路的初始状态。

2DPSK 通信系统可以克服上述 2PSK 系统的相位模糊现象, 故实际通信中采用 2DPSK 而不用 2PSK (多进制下亦如此, 采用多进制差分相位调制 MDPSK), 此问题将在数字解调实验中再详细介绍。

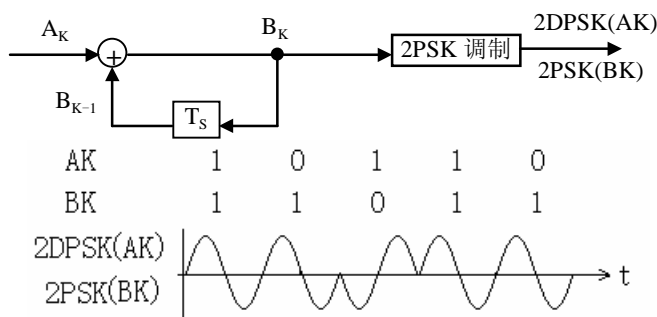


图 2-3 2DPSK 调制器

2PSK 信号的时域表达式为

$$S(t) = m(t)\cos \omega_c t$$

式中 $m(t)$ 为双极性不归零码 BNRZ, 当“0”、“1”等概时 $m(t)$ 中无直流分量, $S(t)$ 中无载频分量, 2DPSK 信号的频谱与 2PSK 相同。

2ASK 信号的时域表达式与 2PSK 相同, 但 $m(t)$ 为单极性不归零码 NRZ, NRZ 中有直流分量, 故 2ASK 信号中有载频分量。

2FSK 信号 (相位不连续 2FSK) 可看成是 A_k 与 $\overline{A_k}$ 调制不同载频信号形成的两个 2ASK 信号相加。时域表达式为

$$S(t) = m(t) \cos \omega_{c1} t + \overline{m(t)} \cos \omega_{c2} t$$

式中 $m(t)$ 为 NRZ 码。

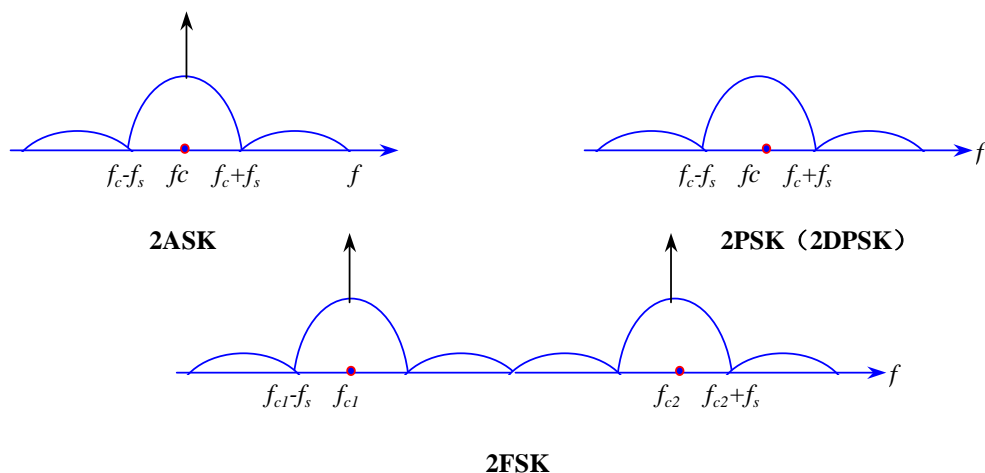


图 2-4 2ASK、2PSK (2DPSK)、2FSK 信号功率谱

设码元宽度为 T_s , $f_s = 1 / T_s$ 在数值上等于码速率, 2ASK、2PSK (2DPSK)、2FSK 的功率谱密度如图 2-4 所示。可见, 2ASK、2PSK (2DPSK) 的功率谱是数字基带信号 $m(t)$ 功率谱的线性搬移, 故常称 2ASK、2PSK (2DPSK) 为线性调制信号。多进制的 MASK、MPSK (MDPSK)、MFSK 信号的功率谱与二进制信号功率谱类似。

本实验系统中 $m(t)$ 是一个周期信号, 故 $m(t)$ 有离散谱, 因而 2ASK、2PSK (2DPSK)、2FSK 也具有离散谱。

五、实验步骤

本实验使用数字信源单元及数字调制单元。

1、熟悉数字调制单元的工作原理。接通电源, 打开实验箱电源开关。将数字调制单元单刀双掷开关 K7 置于 N 端。

2、示波器 CH1 接信源单元的 (NRZ-OUT)AK, CH2 接数字调制单元的 BK, 信源单元的 K_1 、 K_2 、 K_3 置于任意状态 (非全 0), 观察 AK、BK 波形, 总结绝对码至相对码变换规律以及从相对码至绝对码的变换规律。

3、示波器 CH1 接 2DPSK, CH2 分别接 AK 及 BK, 观察并总结 2DPSK 信号相位变化与绝对码的关系以及 2DPSK 信号相位变化与相对码的关系 (此关系即是 2PSK 信号相位变化与信源代码的关系)。注意: 2DPSK 信号的幅度比较小, 要调节示波器的幅度旋钮, 而且信号本身幅度可能不一致, 但这并不影响信息的正确传输。

4、示波器 CH1 接 AK、CH2 依次接 2FSK 和 2ASK; 观察这两个信号与 AK 的关系 (注意“1”码与“0”码对应的 2FSK 信号幅度可能不相等, 这对传输信息是没有影响的)。

六、思考题

- 1、设绝对码为全 1、全 0 或 1001 1010, 求相对码。
- 2、设相对码为全 1、全 0 或 1001 1010, 求绝对码。
- 3、设信息代码为 1001 1010, 载频分别为码元速率的 1 倍和 1.5 倍, 画出 2DPSK 及 2PSK 信号波形。
- 4、总结绝对码至相对码的变换规律和相对码至绝对码的变换规律。
- 5、总结 2DPSK 信号的相位变化与信息代码 (即绝对码) 之间的关系以及 2DPSK 信号的相位变化与相对码之间的关系 (即 2PSK 的相位变化与信息代码之间的关系)。

七、实验报告

1. 写清楚实验目的、实验内容；
2. 回答实验原理中的问题，简述实验说明，对各信号测试点进行简要说明；
3. 详细写明实验步骤，记录实验数据、代码，绘制波形。

实验数据：

(1) 信源单元的 K_1 、 K_2 、 K_3 置于任意状态（非全 0），观察并记录AK、BK波形，总结绝对码至相对码变换规律以及从相对码至绝对码的变换规律。

(2) 示波器 CH1 接 2DPSK，CH2 分别接 AK 及 BK，观察并记录 AK 波形、BK 波形、2DPSK 信号波形，总结 2DPSK 信号相位变化与绝对码的关系以及 2DPSK 信号相位变化与相对码的关系（此关系即是 2PSK 信号相位变化与信源代码的关系）。

(3) 示波器 CH1 接 AK、CH2 依次接 2FSK 和 2ASK；观察并记录 AK 波形、2FSK 波形和 2ASK 波形。

4. 回答思考题。

实验三 模拟锁相环与载波同步

一、实验目的

1. 掌握模拟锁相环的工作原理，以及环路的锁定状态、失锁状态、同步带、捕捉带等基本概念。
2. 掌握用平方环法从 2DPSK 信号中提取相干载波的原理及模拟锁相环的设计方法。
3. 了解相干载波相位模糊现象产生的原因。

二、实验内容

1. 观察模拟锁相环的锁定状态、失锁状态及捕捉过程。
2. 观察环路的捕捉带和同步带。
3. 用平方环法从 2DPSK 信号中提取载波同步信号，观察相位模糊现象。

三、基本原理

1. 简述同步的分类和载波同步原理。
2. 简述锁相环的锁定状态、失锁状态、捕捉过程、环路的捕捉带和同步带。

四、实验说明

通信系统中常用平方环或同相正交环（科斯塔斯环）从 2DPSK 信号中提取相干载波。本实验系统的载波同步提取模块用平方环，原理方框图如图 3-1 所示，电原理图见附录。模块内部使用+5V、+12V、-12V 电压，所需的 2DPSK 输入信号已在实验电路板上与数字调制单元 2DPSK 输出信号连在一起。

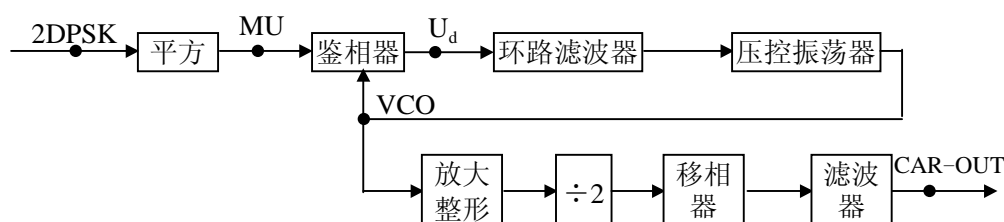


图 3-1 载波同步方框图

本模块上有以下测试点及输入输出点：

- MU 平方器输出测试点， $V_{P-P} > 1V$
- VCO VCO 输出信号测试点， $V_{P-P} > 0.2V$
- U_d 鉴相器输出信号测试点
- CAR-OUT 相干载波信号输出点/测试点

图 3-1 中各单元与电路板上主要元器件的对应关系如下：

- 平方器 U25：模拟乘法器 MC1496
- 鉴相器 U23：模拟乘法器 MC1496；U24：运放 UA741
- 环路滤波器 电阻 R25、R68；电容 C11
- 压控振荡器 CRY2：晶体；N3、N4：三极管 3DG6
- 放大整形 N5、N6：3DG6；U26:A：74HC04
- $\div 2$ U27：D 触发器 7474
- 移相器 U28：单稳态触发器 7474
- 滤波器 电感 L2；电容 C30

下面介绍模拟锁相环原理及平方环载波同步原理。

锁相环由鉴相器（PD）、环路滤波器（LF）及压控振荡器（VCO）组成，如图 3-2 所示。

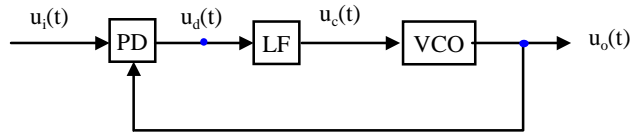


图 3-2 锁相环方框图

模拟锁相环中，PD是一个模拟乘法器，LF是一个有源或无源低通滤波器。锁相环路是一个相位负反馈系统，PD检测 $u_i(t)$ 与 $u_o(t)$ 之间的相位误差并进行运算形成误差电压 $u_d(t)$ ，LF用来滤除乘法器输出的高频分量（包括和频及其他的高频噪声）形成控制电压 $u_c(t)$ ，在 $u_c(t)$ 的作用下、 $u_o(t)$ 的相位向 $u_i(t)$ 的相位靠近。设 $u_i(t)=U_i\sin[\omega_i t+\theta_i(t)]$ ， $u_o(t)=U_o\cos[\omega_o t+\theta_o(t)]$ ，则 $u_d(t)=U_d\sin\theta_e(t)$ ， $\theta_e(t)=\theta_i(t)-\theta_o(t)$ ，故模拟锁相环的PD是一个正弦PD。设 $u_c(t)=u_d(t)F(P)$ ， $F(P)$ 为LF的传输算子，VCO的压控灵敏度为 K_o ，则环路的数学模型如图 3-3 所示。

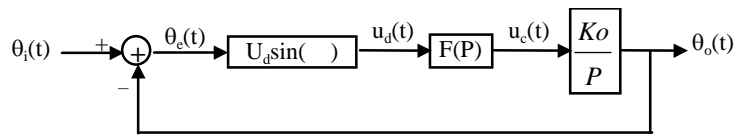


图 3-3 模拟环数学模型

当 $|\theta_e(t)| \leq \frac{\pi}{6}$ 时， $U_d \sin\theta_e(t) = U_d \theta_e$ ，令 $K_d=U_d$ 为PD的线性化鉴相灵敏度、单位为V/rad，则环路线性化数学模型如图 3-4 所示。

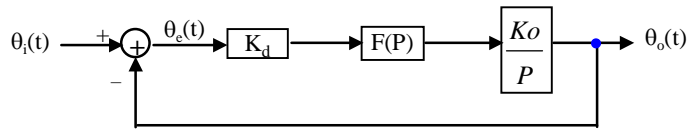


图 3-4 环路线性化数学模型

由上述数学模型进行数学分析，可得到以下重要结论：

- 当 $u_i(t)$ 是固定频率正弦信号($\theta_i(t)$ 为常数)时，在环路的作用下，VCO输出信号频率可以由固有振荡频率 ω_o 。（即环路无输入信号、环路对VCO无控制作用时VCO的振荡频率），变化到输入信号频率 ω_i ，此时 $\theta_o(t)$ 也是一个常数， $u_d(t)$ 、 $u_c(t)$ 都为直流。我们称此为环路的锁定状态。定义 $\Delta\omega_o = \omega_i - \omega_o$ 为环路固有频差， $\Delta\omega_p$ 表示环路的捕捉带， $\Delta\omega_H$ 表示环路的同步带，模拟锁相环中 $\Delta\omega_p < \Delta\omega_H$ 。当 $|\Delta\omega_o| < \Delta\omega_p$ 时，环路可以进入锁定状态。当 $|\Delta\omega_o| < \Delta\omega_H$ 时环路可以保持锁定状态。当 $|\Delta\omega_o| > \Delta\omega_p$ 时，环路不能进入锁定状态，环路锁定后若 $\Delta\omega_o$ 发生变化使 $|\Delta\omega_o| > \Delta\omega_H$ ，环路不能保持锁定状态。这两种情况下，环路都将处于失锁状态。失锁状态下 $u_d(t)$ 是一个上下不对称的差拍电压，当 $\omega_i > \omega_o$ ， $u_d(t)$ 是上宽下窄的差拍电压；反之 $u_d(t)$ 是一个下宽上窄的差拍电压。

- 环路对 $\theta_i(t)$ 呈低通特性，即环路可以将 $\theta_i(t)$ 中的低频成分传递到输出端， $\theta_i(t)$ 中的高频成分被环路滤除。或者说， $\theta_o(t)$ 中只含有 $\theta_i(t)$ 的低频成分， $\theta_i(t)$ 中的高频成分变成了相位误差 $\theta_e(t)$ 。所以当 $u_i(t)$ 是调角信号时，环路对 $u_i(t)$ 等效为一个带通滤波器，离 ω_i 较远的频率成分将被环路滤掉。

- 环路自然谐振频率 ω_n 及阻尼系数 ζ （具体公式在下文中给出）是两个重要参数。 ω_n 越小，环路的低通特性截止频率越小、等效带通滤波器的带宽越窄； ζ 越大，环路稳定性越好。

- 当环路输入端有噪声时， $\theta_i(t)$ 将发生抖动， ω_n 越小，环路滤除噪声的能力越强。实验一中的电荷泵锁相环 4046 的性能与模拟环相似，所以它可以将一个周期不恒定的信号变为一个等周期信号。

有关锁相环理论的详细论述，请读者参阅文献[3]。

对 2DPSK 信号进行平方处理后得

$$S^2(t) = m^2(t) \cos^2 \omega_c t = (1 + \cos 2\omega_c t) / 2,$$

此信号中只含有直流和 $2\omega_c$ 频率成分，理论上对此信号再进行隔直流和二变频处理就可得到相干载波。

锁相环似乎是多余的，当然并非如此。实际工程中考虑到下述问题必须用锁相环：

- 平方电路不理想，其输出信号幅度随数字基带信号变化，不是一个标准的二倍频正弦信号。即平方电路输出信号频谱中还有其它频率成分，必须滤除。

- 接收机收到的 2DPSK 信号中含有噪声（本实验系统为理想信道，无噪声），因而平方电路输出信号中也含有噪声，必须用一个窄带滤波器滤除噪声。

- 锁相环对输入电压信号和噪声相当于一个带通滤波器，我们可以选择适当的环路参数使带通滤波器带宽足够小。

对于本模拟环， ω_n 、 ζ 、环路等效噪声带宽 B_L 及等效带通滤波器的品质因数 Q 的计算公式如下：

$$\omega_n = \sqrt{\frac{K_d K_o}{(R_{25} + R_{68})C_{11}}}, \quad \zeta = \frac{R_{68}C_{11}}{2} \omega_n, \quad B_L = \frac{\omega_n}{8\zeta} (1 + 4\zeta^2), \quad Q = f_o / B_L$$

式中 $f_o = 4.433 \times 10^6$ (HZ)，等于载频的两倍。

设计环路时通过测量得到 K_d 、 K_o ，一般选 ζ 值为 0.5~1，根据任务要求选定 ω_n 后即可求得环路滤波器的元件值。

当固有频差为 0 时，模拟环输出信号的相位超前输入相位 90°，必须对除 2 电路输出信号进行移相才能得到相干载波。移相电路由两个单稳态触发器U28:A和U28:B构成。U28:A被设置为上升沿触发，U28:B为下降沿触发，故改变U28:A输出信号的宽度即可改变U28:B输出信号的相位，从而改变相干载波的相位。此移相电路的移相范围小于 90°。在锁定状态下微调 C_{34} 也会改变输出信号与输入信号的相位关系（为什么，请思考）。

可对相干载波的相位模糊作如下解释。在数学上对 $\cos 2\omega_c t$ 进行除 2 运算的结果是 $\cos \omega_c t$ 或 $-\cos \omega_c t$ 。实际电路也决定了相干载波可能有两个相反的相位，因二分频器的初始状态可以为“0”也可以是“1”。

五、实验步骤

本实验使用数字信源单元、数字调制单元和载波同步单元。

1. 熟悉载波同步单元的工作原理。接好电源线，打开实验箱电源开关。

2. 检查数字信源单元和数字调制单元是否正常工作（用示波器观察 NRZ(AK)和 2DPSK 信号有无，两者逻辑关系正确与否）。

3. 用示波器观察载波同步模块锁相环的锁定状态、失锁状态，测量环路的同步带、捕捉带。

环路锁定时 u_d 为直流、环路输入信号频率等于反馈信号频率（此锁相环中即等于VCO信号频率）。环路失锁时 u_d 为差拍电压，环路输入信号频率与反馈信号频率不相等。本环路输入信号频率等于 2DPSK 载频的两倍，即等于调制单元CAR信号频率的两倍。环路锁定时VCO信号频率等于CAR-OUT信号频率的两倍。所以环路锁定时调制单元的CAR和载波同步单元的CAR-OUT频率完全相等。

根据上述特点可判断环路的工作状态，具体实验步骤如下：

（1）观察锁定状态与失锁状态

打开电源后用示波器观察 u_d ，若 u_d 为直流，则调节载波同步模块上的可变电容 C_{34} ， u_d 随 C_{34} 减小而减小，随 C_{34} 增大而增大，这说明环路处于锁定状态。用示波器同时观察调制单元的CAR和载波同步单元的CAR-OUT，可以看到两个信号频率相等。若有频率计则可分别测量CAR和CAR-OUT频率。在锁定状态下，向某一方向变化 C_{34} ，可使 u_d 由直流变为交流，CAR和CAR-OUT频率不再相等，环路由锁定状态变为失锁。

接通电源后 u_d 也可能是差拍信号，表示环路已处于失锁状态。失锁时 u_d 的最大值和最小值就是锁定状态下 u_d 的变化范围（对应于环路的同步范围）。环路处于失锁状态时，CAR和CAR-OUT频率不相等。调节 C_{34} 使 u_d 的差拍频率降低，当频率降低到某一程度时 u_d 会突然变成直流，环路由失锁状态变为锁定状态。

（2）测量同步带与捕捉带

环路处于锁定状态后，慢慢增大 C_{34} ，使 u_d 增大到锁定状态下的最大值 u_{d1} （此值不大于+12V）；继续增大 C_{34} ， u_d 变为交流（上宽下窄的周期信号），环路失锁。再反向调节减小 C_{34} ， u_d 的频率逐渐变低，不对称程度越来越大，直至变为直流。记环路刚刚由失锁状态进入锁定状态时鉴相器输出电压为 u_{d2} ；继续减小 C_{34} ，使 u_d 减小到锁定状态下的最小值 u_{d3} ；再继续减小 C_{34} ， u_d 变为交流（下宽上窄的周期信号），环路再次失锁。然后反向增大 C_{34} ，记环路刚刚由失锁状态进入锁定状态时鉴相器输出电压为 u_{d4} 。

令 $\Delta V_1 = u_{d1} - u_{d3}$ ， $\Delta V_2 = u_{d2} - u_{d4}$ ，它们分别为同步范围内及捕捉范围内环路控制电压的变化范围，可以发现 $\Delta V_1 > \Delta V_2$ 。设VCO的灵敏度为 $K_0(\text{HZ/V})$ ，则环路同步带 Δf_H 及捕捉带 Δf_P 分别为： $\Delta f_H = K_0 \Delta V_1 / 2$ ， $\Delta f_P = K_0 \Delta V_2 / 2$ 。

应说明的是，由于VCO是晶体压控振荡器，它的频率变化范围比较小，调节 C_{34} 时环路可能只能从一个方向由锁定状态变化到失锁状态，此时可用 $\Delta f_H = K_0(u_{d1} - 6)$ 或 $\Delta f_H = K_0(6 - u_{d3})$ 、 $\Delta f_P = K_0(u_{d2} - 6)$ 或 $\Delta f_P = K_0(6 - u_{d4})$ 来计算同步带和捕捉带，式中6为 u_d 变化范围的中值（单位：V）。

作上述观察时应注意：

- u_d 差拍频率低但幅度大，而CAR和CAR-OUT的频率高但幅度很小，用示波器观察这些信号时应注意幅度旋钮和频率旋钮的调整。

- 失锁时，CAR和CAR-OUT频率不相等，但当频差较大时，在鉴相器输出端电容的作用下， u_d 幅度较小。此时向某一方向改变 C_{34} ，可使 u_d 幅度逐步变大、频率逐步减小、最后变为直流，环路进入锁定状态。

- 环路锁定时， u_d 不是一个纯净的直流信号，在直流电平上叠加有一个很小的交流信号。这种现象是由于环路输入信号不是一个纯净的正弦信号所造成的。

4. 观察环路的捕捉过程

先使环路处于失锁定状态，慢慢调节 C_{34} ，使环路刚刚进入锁定状态后，关闭电源开关，然后再打开电源，用示波器观察 u_d ，可以发现 u_d 由差拍信号变为直流的变化瞬态过程。 u_d 的这种变化表示了环路的捕捉过程。

5. 观察相干载波相位模糊现象

使环路锁定，用示波器同时观察调制单元的CAR和载波同步单元的CAR-OUT信号，调节电位器 P_1 或微调电容 C_{34} 使两者成为反相或同相。反复断开、接通电源可以发现这两个信号有时同相、有时反相。

六、思考题

1. 总结锁相环锁定状态及失锁状态的特点。
2. 总结用平方环提取相干载波的原理及相位模糊现象产生的原因。

七、实验报告

1. 写清楚实验目的、实验内容；
2. 回答实验原理中的问题，简述实验说明，对各信号测试点进行简要说明；
3. 详细写明实验步骤，记录实验数据、代码，绘制波形。

实验数据：

(1) 用示波器观察并记录载波同步模块锁相环的锁定状态、失锁状态对应的 U_d 值，测量环路的同步带、捕捉带。

(2) 使环路锁定，用示波器同时观察并记录调制单元的CAR和载波同步单元的CAR-OUT信号。

4. 回答思考题。

实验四 数字解调与眼图

一、实验目的

掌握 2DPSK 相干解调原理。

二、实验内容

1. 用示波器观察 2DPSK 相干解调器各点波形。
2. 用示波器观察眼图。
3. 选做：用示波器观察 2FSK 解调器各点波形。

三、实验原理

1. 简述 2DPSK 相干解调原理。
2. 简述眼图原理。画图说明眼图的作用。
3. 简述 2FSK 解调原理（过零检测法）。

四、实验说明

可用相干解调或差分相干解调法（相位比较法）解调 2DPSK 信号。在相位比较法中，要求载波频率为码速率的整数倍，当此关系不能满足时只能用相干解调法。本实验系统中，2DPSK 载波频率等于码速率的 13 倍，两种解调方法都可用。实际工程中相干解调法用得最多。

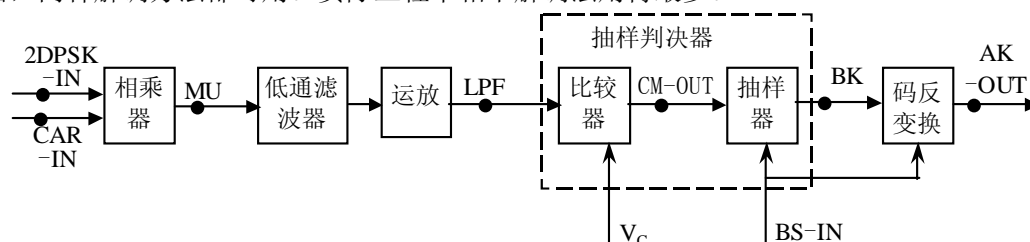


图 4-1 2DPSK 相干解调方框图

本实验采用相干解调法解调 2DPSK 信号。2DPSK 模块内部使用+5V、+12V 和-12V 电压。图 4-1 为解调器的原理方框图。

2DPSK 解调模块上有以下测试点及输入输出点：

- MU 相乘器输出信号测试点
- LPF 低通、运放输出信号测试点
- Vc 比较器比较电压测试点
- CM 比较器输出信号的输出点/测试点
- BK 解调输出相对码测试点
- AK-OUT 解调输出绝对码的输出点/测试点
- BS-IN 位同步信号输入点

2DPSK 解调器方框图中各单元与电路板上元器件的对应关系如下：

- 相乘器 U29：模拟乘法器 MC1496
- 低通滤波器 R31；C2
- 运放 U30：运算放大器 UA741
- 比较器 U31：比较器 LM710
- 抽样器 U32:A：双 D 触发器 7474
- 码反变换器 U32:B：双 D 触发器 7474；U33:A：异或门 7486

在实际应用的通信系统中，解调器的输入端都有一个带通滤波器用来滤除带外的信道白噪声并确保系统的频率特性符合无码间串扰条件。本实验系统中为简化实验设备，发端即数字调制的输出端没有带通滤波器、信道是理想的，故解调器输入端就没加带通滤波器。

下面对 2DPSK 相干解调电路中的一些具体问题加以说明。

- MU 的波形接近图 4-3 所示的理论波形，略有区别。
- 信源是周期为 24bit 的周期信号，当 24bit 的相对码 BK 中“1”码和“0”码个数不相等时，相乘器 U29 的输出信号 MU 及低通滤波器输出信号 LPF 是正负不对称的信号。在实际的 2DPSK 通信系统中，抽样

判决器输入信号是一个均值为 0 且正负对称的信号，因此最佳判决电平为 0。本实验系统中， V_c 决定判决电平。当 $V_c=0$ 而相对码 BK 中“1”码和“0”码个数差别太大时，可能出现误判决，即解调器出现误码。因为此时 LPF 信号的正电平或负电平非常接近 0 电平，抽样脉冲（位同步信号）稍不理想就会造成误码。电位器 R_{39} 用来调节判决电平，当 BK 中“1”码与“0”码个数差别比较大时出现误码时，可调节 R_{39} 使 V_c 等于 LPF 信号的中值（最佳判决门限）。实际通信系统中的 2DPSK 相干解调器（或差分相干解调器）不需要调节判决电平。

- 比较器的输出 CM 为 TTL 电平信号，它不能作为相对码直接送给码反变器，因为它并不是一个标准的单极性非归零码，其单个“1”码对应的正脉冲的宽度可能小于码元宽度、也可能大于码元宽度。另外，当 LPF 中有噪声时，CM 中还会出现噪声脉冲。

- 异或门 74LS86 输出的绝对码波形的高电平上叠加有小的干扰信号，经 U34 整形后即可去掉。

2DPSK 相干解调器模块各点波形示意图如图 4-3 所示。

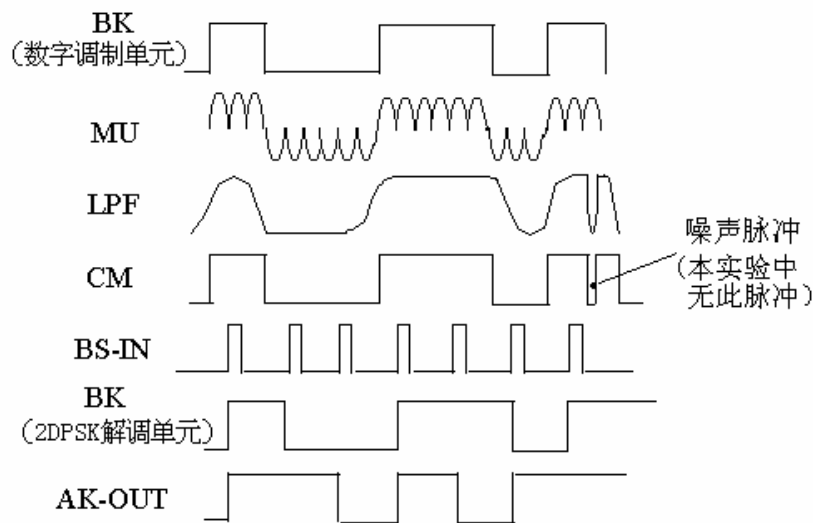


图 4-3 2DPSK 相干解调波形示意图

五、实验步骤

本实验使用数字信源单元、数字调制单元、载波同步单元及 2DPSK 解调单元，它们之间的信号连结方式如图 4-5 所示，其中实线是指已在电路板上布好的，虚线是实验中要连接的。实际通信系统中，解调器需要的位同步信号来自位同步提取单元。本实验中尚未用位同步提取单元，所以位同步信号直接来自数字信源。在做 2DPSK 解调实验时，位同步信号送给 2DPSK 解调单元。

复习前面实验的内容并熟悉 2DPSK 解调单元的工作原理，接通实验箱电源。将数字调制单元单刀双掷开关 K7 置于 N 端。

(1) 将数字信源单元的 BS-OUT 连接到 2DPSK 解调单元的 BS-IN 点，将示波器的 CH1 接数字调制单元的 BK，CH2 接 2DPSK 解调单元的 MU。MU 与 BK 同相或反相，其波形应接近图 4-3 所示的理论波形。

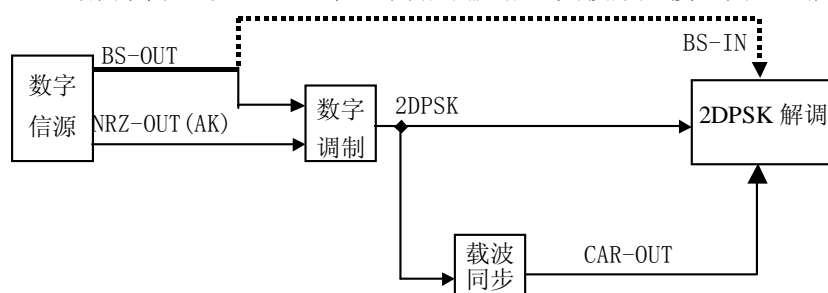


图 4-5 数字解调实验连接图

(2) 示波器的 CH2 接 2DPSK 解调单元的 LPF，可看到 LPF 与 MU 同相。当一帧内 BK 中“1”码“0”码个数相同时，LPF 的正、负极性信号电平与 0 电平对称，否则不对称。

(3) 示波器的CH1接 V_c ，调节电位器 R_{39} ，使 V_c 为LPF的中值（当BK中“1”与“0”等概时LPF的中值为0电平），此即为抽样判决器的最佳门限。

(4) 观察数字调制单元的BK与2DPSK解调单元的MU、LPF、BK之间的关系，再观察数字信源单元中AK信号与2DPSK解调单元的MU、LPF、BK、AK-OUT信号之间的关系。

(5) 将数字调制单元单刀双掷开关K7置于M端，此时数字调制器基带信号是伪随机序列（本系统中是M序列）信号。用示波器观察2DPSK解调单元LPF点，即可看到无噪声的眼图。

(6) 选做：根据实验原理，绘制2FSK解调实验连接图并连线，用示波器观察各信号输出点波形。

六、思考题

设绝对码为1001101，相干载波频率等于码速率的1.5倍，根据实验观察得到的规律，画出CAR-OUT与CAR同相、反相时2DPSK相干解调MU、LPF、BS、BK、AK波形示意图，总结2DPSK克服相位模糊现象的机理。

七、实验报告

1. 写清楚实验目的、实验内容；
2. 回答实验原理中的问题，简述实验说明，对各信号测试点进行简要说明；
3. 详细写明实验步骤，记录实验数据、代码，绘制波形。

实验数据：

◇ 2DPSK解调实验

(1) 将数字信源单元的BS-OUT连接到2DPSK解调单元的BS-IN点，观察并记录数字调制单元的BK信号和AK信号，2DPSK解调单元的MU信号、LPF信号、CM信号、BS-IN信号、BK信号和AK-OUT信号。

(2) 断开、接通电源若干次，使发端CAR信号与载波同步CAR-OUT信号的相位关系出现跳变，重新进行观察。

(3) 将数字调制单元单刀双掷开关K7置于M端，此时数字调制器基带信号是伪随机序列（本系统中是M序列）信号。用示波器观察2DPSK解调单元LPF点，观察并记录无噪声的眼图。

◇ 2FSK解调实验

观察并记录数字调制单元中的AK信号和2FSK信号，2FSK解调单元中的FD信号、LPF信号、CM信号、BS-IN信号及AK-OUT信号。

4. 回答思考题。

实验五 数字锁相环与位同步

一、实验目的

1. 掌握数字锁相环工作原理以及触发式数字锁相环的快速捕获原理。
2. 掌握用数字环提取位同步信号的原理及对信息代码的要求。
3. 掌握位同步器的同步建立时间、同步保持时间、位同步信号同步抖动等概念。

二、实验内容

1. 观察数字环的失锁状态、锁定状态。
2. 观察数字环锁定状态下位同步信号的相位抖动现象及相位抖动大小与固有频差、信息代码的关系。
3. 观察数字环位同步器的同步保持时间与固有频差之间的关系。

三、基本原理

1. 简述位同步原理。
2. 说明位同步信号的作用。

四、实验说明

可用窄带带通滤波器，锁相环来提取位同步信号。实验一中用模数混合锁相环（电荷泵锁相环）提取位同步信号，它要求输入信号是一个准周期数字信号。实验三中的模拟环也可以提取位同步信号，它要求输入准周期正弦信号。本实验使用数字锁相环提取位同步信号，它不要求输入信号一定是周期信号或准周期信号，其工作频率低于模数环和模拟环。

用于提取位同步信号的数字环有超前滞后型数字环和触发器型数字环，此实验系统中的位同步提取模块用的是触发器型数字环，它具有捕捉时间短、抗噪能力强等特点。位同步模块原理框图如图 5-1 所示，电原理图见附录。其内部仅使用+5V 电压。

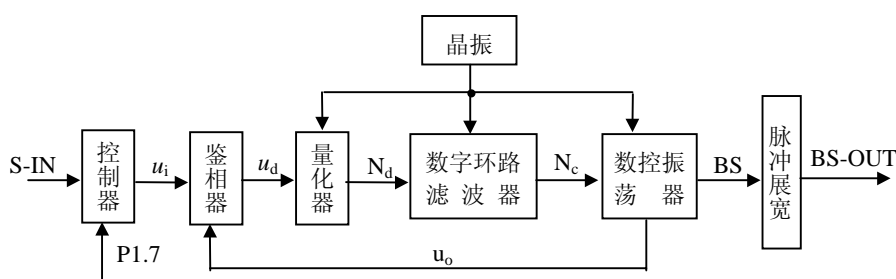


图 5-1 位同步器方框图

位同步模块有以下测试点及输入输出点：

- S-IN 基带信号输入点/测试点（2 个）
- BS-OUT 位同步信号输出点/测试点（3 个）

图 5-1 中各单元与电路板上元器件的对应关系如下：

- 晶振 CRY3: 晶体; U39: 7404
- 控制器 U48: 或门 7432; U41: 计数器 74190
- 鉴相器 U40: D 触发器 7474
- 量化器 U45: 可编程计数器 8254
- 数字环路滤波器 由软件完成
- 数控振荡器 U46、U45: 8254
- 脉冲展宽器 U47: 单稳态触发器 74123

位同步器由控制器、数字锁相环及脉冲展宽器组成，数字锁相环包括数字鉴相器、量化器、数字环路滤波器、数控振荡器等单元。

下面介绍位同步器的工作原理。

数字锁相环是一个单片机系统，主要器件是单片机 89C51 及可编程计数器 8254。环路中使用了两片 8254，共六个计数器，分别表示为 8254A₀、8254A₁、8254A₂、8254B₀、8254B₁、8254B₂。它们分别工作在M₀、M₁、M₂三种工作模式。M₀为计数中断方式，M₁为单稳方式，M₂为分频方式。除地址线、数据线外，每个 8254 芯片还有时钟输入端C、门控信号输入端G和输出端O。

数字鉴相器电原理图及波形图如图 5-2 (a)、(b) 所示。输出信号宽度正比于信号u_i及u_o上升沿之间的相位差，最大值为u_i的码元宽度。称此鉴相器为触发器型鉴相器，称包含有触发器型鉴相器的数字环路为触发器型数字锁相环。

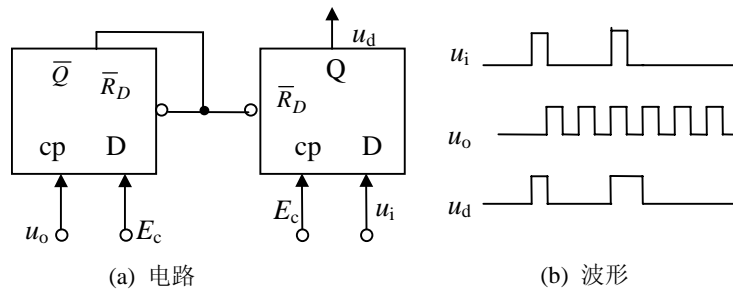


图 5-2 数字鉴相器

量化器把相位误差变为多进制数字信号，它由工作于M₀方式、计数常数为N₀的 8254 B₂完成 (N₀为量化级数，此处N₀=52)。u_d作为 8254B₂的门控信号，u_d为高电平时 8254B₂进行减计数，u_d为低电平时禁止计数，计数结束后从 8254B₂读得的数字为

$$N_d = N_0 - N'_d$$

式中N'_d为u_d脉冲宽度的量化值 (下面用量化值表示脉冲宽度和时间间隔)，N₀ ≥ N'_d，读数结束后再给 8254B₂写入计数常数N₀。读数时刻由 8254A₂控制，它工作在M₁模式，计数常数为N₀，u_i作为门控信号。一个u_i脉冲使 8254A₂产生一个宽度为N₀的负脉冲，倒相后变为正脉冲送到 89C51 的INT1 端，而 89C51 的外中断 1 被设置为负跳变中断申请方式。由于 8254A₂产生的脉冲宽度不小于u_d脉冲宽度且它们的前沿处于同一时刻，所以可以确保中断申请后对 8254B₂读数时它已停止计数。

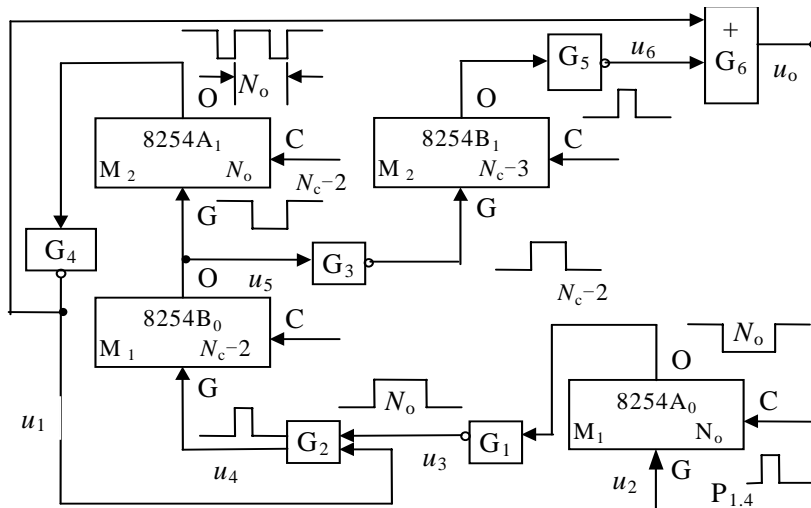


图 5-3 数控振荡器

数字环路滤波器由软件完成。可采用许多种软件算法，一种简单有效的方法是对一组N₀作平均处理。设无噪声时环路锁定后u_i与u_o的相位差为N₀/2，则在噪声的作用下，锁定时的相位误差可能大于N₀/2 也可能小于N₀/2。这两种情况出现的概率相同，所以平均处理可以减小噪声的影响，m个N_d值的平均值为

$$\overline{N_d} = \sum_{i=1}^m N_{di} / m \quad (5-2)$$

数字滤波器的输出为

$$N_c = N_0 / 2 + N_d \quad (5-3)$$

数控振荡器由四个 8254 计数器及一些门电路构成，其原理框图如图 5-3 所示，图中已注明了各个计数器的工作方式和计数常数。

以下分析环路的锁定状态及捕捉过程，此时不考虑噪声的影响。

环路开始工作时，软件使 8254B₀和 8254B₁输出高电平，从而使 8254A₁处于计数工作状态、8254B₁处于停止计数状态，G₆处于开启状态，8254A₁输出一个周期为N₀的周期信号。若环路处于锁定状态，则N'_d=N₀/2，由式(5-1)及式(5-2)得N_d=N₀/2。此时 89c51 的P1.4 口不输出触发脉冲，8254A₀输出端仍保持初始化时的高电平，从而使 8254B₀的门控端G保持低电平、输出端O保持高电平。这样可保持 8254A₁、8254B₁的工作状态不变、环路仍处于锁定状态。若环路失锁，则N'_d≠N₀/2，N_d≠N₀/2，P1.4 口输出一个正脉冲u₂，在u₂作用下，8254A₀输出一个宽度为N₀的负脉冲，倒相后变为正脉冲u₃送给与门G₂。G₂的另一个输入信号u₁来自 8254A₁。在G₁输出的宽度为N₀的正脉冲持续时间内，8254A₁一定有（也只有）一个负脉冲信号输入，此负脉冲经G₄倒相后与G₁输出的正脉冲相与后给 8254B₀的G端送一个触发信号u₄。在u₄的作用下，8254B₀输出一个宽度为N₀-2的负脉冲。在这段时间内，8254A₁停止计数工作，8254B₁进行减计数且在此时间内的最后一个时钟周期输出一个负脉冲。8254B₀输出的负脉冲的后沿重新启动 8254A₁，使它重新作 ÷N₀分频。设m=1，上述过程的有关波形如图 5-4 所示，图中u'₀为环路锁定状态下数控振荡器的输出信号。由图 5-5 可见，不管失锁时相位误差多少（不会大于N₀），只要对数控振荡器作一次调整，就可使环路进入锁定状态，从而实现快速捕捉。

程序流程如图 5-6 所示，输入信号u₁使IE1 置“1”，且使 8254B₂计数，对IE1 进行位操作时又使之置“0”。由于量化误差，故当N_d为N₀/2，N₀/2+1 或N₀/2-1 时，环路皆处于锁定状态，不对数控振荡器进行调整。程序中令m=16，进行 16 次鉴相后做一次平均运算，若发现环路失锁，则对数控振荡器进行一次调整。

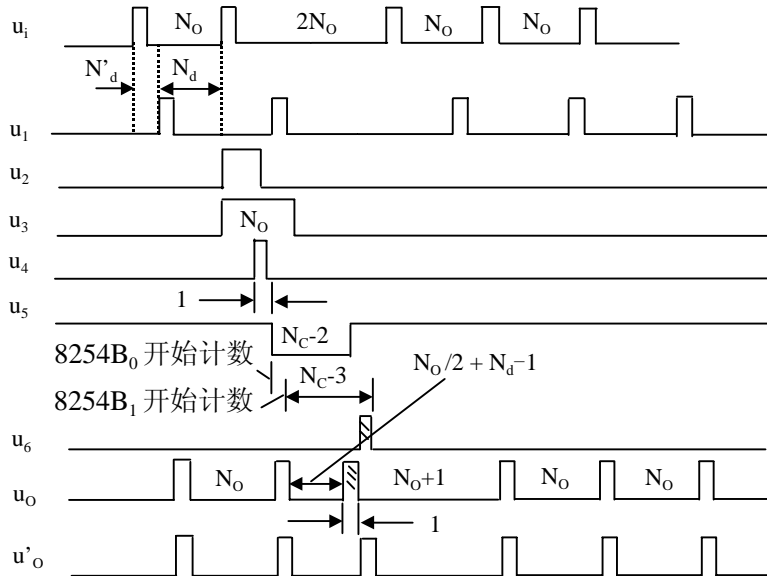


图 5-4 捕获过程波形

控制器的作用是保证每次对 8254B₂进行读操作之前鉴相器只输出一个正脉冲，它由或门 7432 (U5:B) 及 16 分频器 74190 (U13) 组成。

当数字环输入信号的码速率与数控振荡器的固有频率完全相同时，环路锁定后输入信号与反馈信号（即位同步信号）的相位关系是固定的且符合抽样判决器的要求（当然开环时它们的相位误差也是固定的，但不符合抽样判决器的要求）。输入信号码速率决定于发送端的时钟频率，数控振荡器固有频率决定于位同步器的时钟频率和数控振荡器固有分频比。由于时钟信号频率稳定度是有限的，故这两个时钟信号的频率不可能完全相同，因此锁相环输入信号码速率与数控振荡器固有频率不可能完全相等（即环路固有频差不为 0）。数字环位同步器是一个离散同步器，只有当输入信号的电平发生跳变时才可能对输

入信号的相位和反馈信号的相位进行比较从而调整反馈信号的相位，在两次相位调整的时间间隔内，反馈信号的相位相对于输入信号的相位是变化的，即数字环位同步器提取的位同步信号的相位是抖动的，即使输入信号无噪声也是如此。

显然，收发时钟频率稳定度越高，数字环的固有频差就越小，提取的位同步信号的相位抖动范围越小。反之，对同步信号的相位抖动要求越严格，则收发时钟的频率稳定度也应越高。

位同步信号抖动范围还与数字位同步器输入信号的连“1”或“0”个数有关，连“1”或“0”个数越多，两次相位调整之间的时间间隔越长，位同步信号的相位抖动越大。

对于NRZ码来说，允许其连“1”、连“0”的个数决定于数字环的同步保持时间 t_c 。 t_c 与收发时钟频率稳定度 ε 、码速率 R_B 、允许的同步误差最大值 $2\pi\eta$ 的关系为：

$$t_c = \eta / (2R_B \varepsilon)$$

t_c 的定义是：位同步器输入信号断开后，收发位同步信号相位误差不超过 $2\pi\eta$ 的时间。

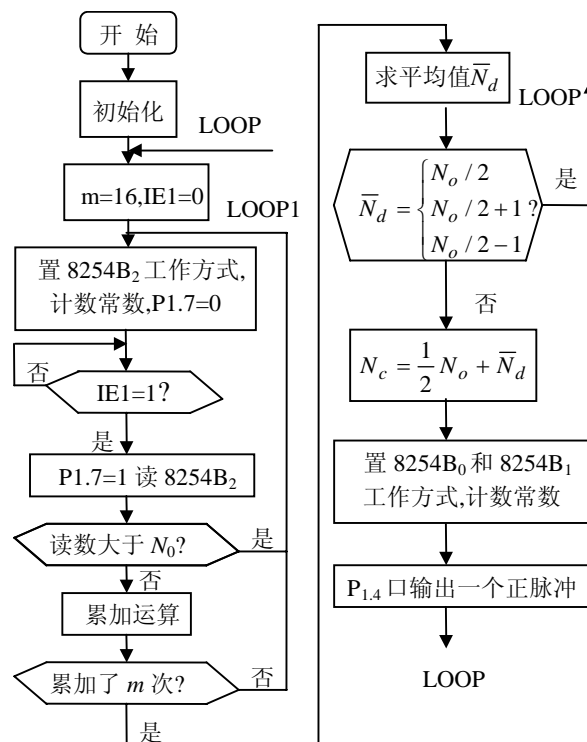


图 5-6 锁相环程序流程

关于数字环位同步器的工作原理，可参考文献[3]、[4]、[5]。

用模拟环位同步器或模数环位同步器提取的位同步信号的相位抖动与固有频差无关，但随信息码连“1”、连“0”的个数增多而增大。

五、实验步骤

本实验使用数字信源单元和位同步单元。

1、熟悉位同步单元工作原理。将数字信源单元的 NRZ-OUT 连接到位同步单元的 S-IN 点，接通实验箱电源。调整信源模块的 K1、K2、K3 开关，使 NRZ-OUT 的连“0”和连“1”个数较少。

2、观察数字环的锁定状态和失锁状态。

将示波器的两个探头分别接数字信源单元的 NRZ-OUT 和位同步单元的 BS-OUT，调节位同步单元上的可变电容 C_2 ，观察数字环的锁定状态和失锁状态。锁定时 BS-OUT 信号上升沿位于 NRZ-OUT 信号的码元中间且在很小范围内抖动；失锁时，BS-OUT 的相位抖动很大，可能超出一个码元宽度范围，变得模糊混乱。

3、观察位同步信号抖动范围与位同步器输入信号连“1”或连“0”个数的关系。

调节可变电容使环路锁定且 BS-OUT 信号相位抖动范围最小（即固有频差最小），增大 NRZ-OUT

信号的连“0”或连“1”个数，观察 BS-OUT 信号的相位抖动变化情况。

4、观察位同步器的快速捕捉现象、位同步信号相位抖动大小及同步保持时间与环路固有频差的关系。

先使 BS-OUT 信号的相位抖动最小，按一下复位键，观察 NRZ-OUT 与 BS-OUT 信号的之间的相位关系变化快慢情况，再按一下复位键，观察快速捕捉现象（位同步信号 BS-OUT 的相位一步调整到位）。再微调位同步单元上的可变电容（即增大固有频差）当 BS-OUT 相位抖动增大时按一下复位键，观察 NRZ-OUT 信号与 BS-OUT 信号的相位关变化快慢情况并与固有频差最小时进行定性比较。

六、思考题

数字环位同步器输入 NRZ 码连“1”或连“0”个数增加时，提取的位同步信号相位抖动增大，试解释此现象。

七、实验报告

1. 写清楚实验目的、实验内容；
2. 回答实验原理中的问题，简述实验说明，对各信号测试点进行简要说明；
3. 详细写明实验步骤，记录实验数据、代码，绘制波形。

实验数据：

（1）记录数字信源单元的NRZ-OUT和位同步单元的BS-OUT，调节位同步单元上的可变电容 C_2 ，观察数字环的锁定状态和失锁状态。

（2）观察并记录位同步信号抖动范围与位同步器输入信号连“1”或连“0”个数的关系。

4. 回答思考题。

实验六 帧同步

一、实验目的

1. 掌握巴克码识别原理。
2. 掌握同步保护原理。
3. 掌握假同步、漏同步、捕捉态、维持态概念。

二、实验内容

1. 观察帧同步码无错误时帧同步器的维持态。
2. 观察帧同步码有一位错误时帧同步器的维持态和捕捉态。
3. 观察同步器的假同步现象和同步保护作用。

三、基本原理

1. 简述帧同步原理。
2. 画出帧同步模块的原理框图。简要介绍帧同步模块的工作原理。

四、实验说明

在时分复用通信系统中，为了正确地传输信息，必须在信息码流中插入一定数量的帧同步码，可以集中插入、也可以分散插入。本实验系统中帧同步识别码为 7 位巴克码，集中插入到每帧的第 2 至第 8 个码元位置上。帧同步模块的原理框图如图 6-1 所示，电原理图见附录，其内部只使用+5V 电压。

本模块有以下测试点及输入输出点：

- S-IN 数字基带信号输入点（2 个）
- BS-IN 位同步信号输入点（2 个）
- GAL 巴克码识别器输出信号测试点
- ÷24 24 分频器输出信号测试点
- TH 判决门限电平测试点
- FS 帧同步信号测试点

图 6-1 中各单元与电路板上元器件的对应关系如下：

- ÷24 分频器 U60、U61：计数器 4017；U58:C、U58:E：或门 4071
- 移位寄存器 U50、U51：四位移位寄存器 74175
- 相加器 U52：可编程逻辑器件 GAL20V8
- 判决器 U53：可编程逻辑器件 GAL20V8
- 单稳 U59：单稳态触发器 4528
- 与门 1 U56:A：与门 7408
- 与门 2 U56:C：与门 4708
- 与门 3 U56:D：与门 7408
- 与门 4 U56:B：与门 7408
- 或门 U58:A：或门 4071
- ÷3 分频器 U54：计数器 4017
- 触发器 U55：JK 触发器 4027

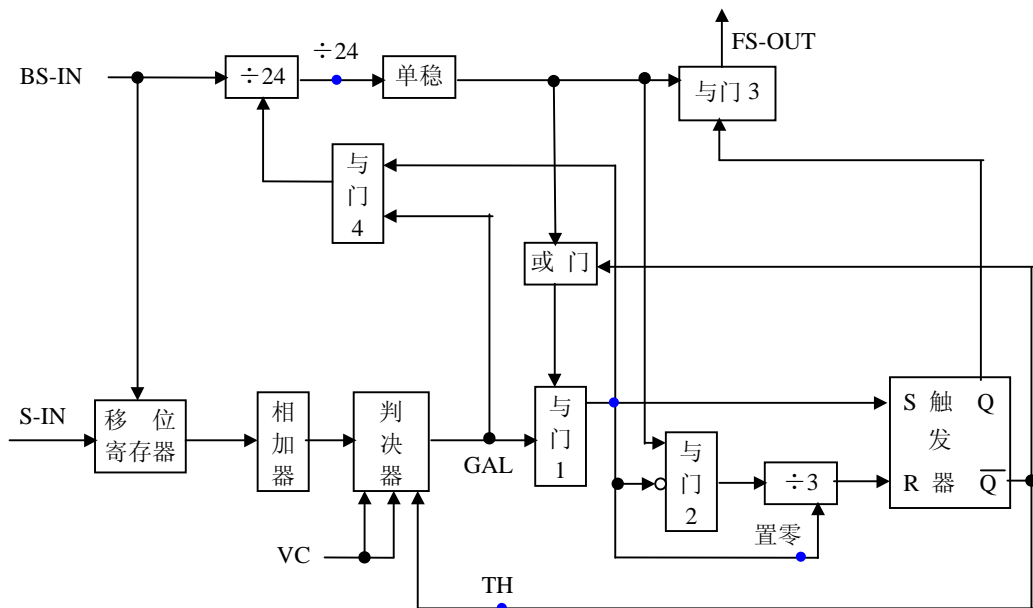


图 6-1 帧同步模块原理框图

从总体上看，本模块可分为巴克码识别器及同步保护两部分。巴克码识别器包括移位寄存器、相加器和判决器，图 6-1 中的其余部分完成同步保护功能。

移位寄存器由两片 74175 组成，移位时钟信号是位同步信号。当 7 位巴克码全部进入移位寄存器时，U50 的 Q_1 、 Q_2 、 Q_3 、 Q_4 及 U51 的 \bar{Q}_2 、 \bar{Q}_3 、 Q_4 都为 1，它们输入到相加器 U52 的数据输入端 $D_0 \sim D_6$ ，U52 的输出端 Y_0 、 Y_1 、 Y_2 都为 1，表示输入端为 7 个 1。若 $Y_2Y_1Y_0=100$ 时，表示输入端有 4 个 1，依此类推， $Y_2Y_1Y_0$ 的不同状态表示了 U52 输入端为 1 的个数。判决器 U53 有 6 个输入端。IN₂、IN₁、IN₀ 分别与 U52 的 Y_2 、 Y_1 、 Y_0 相连，L₂、L₁、L₀ 与判决门限控制电压相连，L₂、L₁ 已设置为 1，而 L₀ 由同步保护部分控制，可能为 1 也可能为 0。在帧同步模块电路中有三个发光二极管指示灯 P1、P2、P3 与判决门限控制电压相对应，即从左到右与 L₂、L₁、L₀ 一一对应，灯亮对应 1，灯熄对应 0。判决电平测试点 TH 就是 L₀ 信号，它与最右边的指示灯 P3 状态相对应。当 L₂L₁L₀=111 时门限为 7，三个灯全亮，TH 为高电平；当 L₂L₁L₀=110 时门限为 6，P1 和 P2 亮，而 P3 熄，TH 为低电平。当 U52 输入端为 1 的个数（即 U53 的 IN₂IN₁IN₀）大于或等于判决门限于 L₂L₁L₀，识别器就会输出一个脉冲信号。

当基带信号里的帧同步码无错误时（七位全对），把位同步信号和数字基带信号输入给移位寄存器，识别器就会有帧同步识别信号 GAL 输出，各种信号波形及时序关系如图 6-2 所示，GAL 信号的上升沿与最后一位帧同步码的结束时刻对齐。图中还给出了 ÷24 信号及帧同步器最终输出的帧同步信号 FS-OUT，FS-OUT 的上升沿稍迟后于 GAL 的上升沿。

÷24 信号是将位同步信号进行 24 分频得到的，其周期与帧同步信号的周期相同（因为一帧 24 位是确定的），但其相位不一定符合要求。当识别器输出一个 GAL 脉冲信号时（即捕获到一组正确的帧同步码），在 GAL 信号和同步保护器的作用下，÷24 电路置零，从而使输出的 ÷24 信号下降沿与 GAL 信号的上升沿对齐。÷24 信号再送给后级的单稳电路，单稳设置为下降沿触发，其输出信号的上升沿比 ÷24 信号的下降沿稍有延迟。

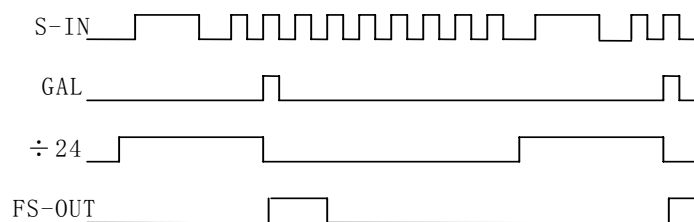


图 6-2 帧同步器信号波形

同步器最终输出的帧同步信号 FS 是由同步保护器中的与门 3 对单稳输出的信号及状态触发器的 Q

端输出信号进行“与”运算得到的。

电路中同步保护器的作用是减小假同步和漏同步。

当无基带信号输入（或虽有基带信号输入但相加器输出低于门限值）时，识别器没有输出（即输出为0），与门1关闭、与门2打开，单稳输出信号通过与门2后输入到 $\div 3$ 电路， $\div 3$ 电路的输出信号使状态触发器置“0”，从而关闭与门3，同步器无输出信号，此时Q的高电平把判决器的门限置为7（P3灯亮）、且关闭或门、打开与门1，同步器处于捕捉态。只要识别器输出一个GAL信号（因为判决门限比较高，这个GAL信号是正确的帧同步信号的概率很高），与门4就可以输出一个置零脉冲使 $\div 24$ 分频器置零， $\div 24$ 分频器输出与GAL信号同频同相的周期信号（见图6-1）。识别器输出的GAL脉冲信号通过与门1后使状态触发器置“1”，从而打开与门3，输出帧同步信号FS-OUT，同时使判决器门限降为6（P3灯熄）、打开或门、同步器进入维持状态。在维持状态下，因为判决门限较低，故识别器的漏识别概率减小，假识别概率增加。但假识别信号与单稳输出信号不同步，故与门1、与门4不输出假识别信号，从而使假识别信号不影响 $\div 24$ 电路的工作状态，与门3输出的仍是正确的帧同步信号。实验中可根据判决门限指示灯P3判断同步器处于何种状态，P3亮为捕捉态，P3熄为同步态。

在维持状态下，识别器也可能出现漏识别。但由于漏识别概率比较小，连续几帧出现漏识别的概率更小。只要识别器不连续出现三次漏识别，则 $\div 3$ 电路不输出脉冲信号，维持状态保持不变。若识别器连续出现三次漏识别，则 $\div 3$ 电路输出一个脉冲信号，使维持状态变为捕捉态，重新捕捉帧同步码。

不难看出，若识别器第一次输出的脉冲信号为假识别信号（即首次捕获到的是信息数据中与帧同步码完全相同的码元序列），则系统将进入错误的同步维持状态，由于本实验系统是连续传输以一帧为周期的周期信号，所以此状态将维持下去，但在实际的信息传输中不会连续传送这种周期信号，因此连续几帧都输出假识别信号的概率极小，所以这种错误的同步维持状态存在的时间是短暂的。

当然，同步保护器中的 $\div 3$ 电路的分频比也可以设置为其它值，此值越大，在维持状态下允许的识别器的漏识别概率也越大。

在维持态下对同步信号的保护措施称为前方保护，在捕捉态下的同步保护措施称为后方保护。本同步器中捕捉态下的高门限属于后方保护措施之一，它可以减少假同步概率，当然还可以采取其它电路措施进行后方保护。低门限及 $\div 3$ 电路属于前方保护，它可以保护已建立起来的帧同步信号，避免识别器偶尔出现的漏识别造成帧同步器丢失帧同步信号即减少漏同步概率。同步器中的其它保护电路用来减少维持态下的假同步概率。

五、实验步骤

本实验使用数字信源单元及帧同步单元。

1、熟悉帧同步单元的工作原理，将信源单元的NRZ-OUT、BS-OUT分别与帧同步单元的S-IN、BS-IN对应相连，接通实验箱电源。

2、观察同步器的维持态（同步态）

将数字信源单元的K1（左边的8位微动开关）置于 $\times 111\ 0010$ 状态（1110010为帧同步码， \times 是无定义位，可任意置“1”或置“0”），K2置为1000 0000状态、K3则置为全0状态，示波器CH1接信源单元的NRZ-OUT，CH2分别接帧同步单元的GAL、 $\div 24$ 、TH及FS，观察并记录上述信号波形以及与NRZ-OUT的相位关系（注意：TH为0电平，帧同步模块的P3指示灯熄，P1、P2亮，表示识别门限为6）。使信源的帧同步码（注意是K1的第2位到第8位）中错一位，重新观察上述信号，此时GAL、 $\div 24$ 、TH、FS应不变。使信源帧同步码再错一位重作上述观察。（此时同步器应转入捕捉态，仅 $\div 24$ 波形不变，请根据原理框图分析思考此过程）。

3、观察同步器的捕捉态（失步态）

上步中电路已经由同步态变为捕捉态，示波器仍观察 $\div 24$ 信号，此时断开电源，再接通电源，可看到 $\div 24$ 波形的下降沿已不再对准第一个数据位（相位随机），观察其他信号可见TH为高电平，FS无输出。将信源K1从刚才错两位状态还原为仅错一位状态，观察 $\div 24$ 信号相位是否变化。再将信源K1还原为正确的帧同步码（ $\times 1110010$ ），观察 $\div 24$ 信号相位是否变化。分析 $\div 24$ 信号相位变化原因，从而理解同步器从失步态转为同步态的过程。

4、观察识别器假识别现象及同步保护器的保护作用。

上步中同步器转为同步状态后，使信源单元的 K2 或 K3 中出现 1110010 状态（与 1110010 状态有一位不同的状态也可），示波器 CH1 接 NRZ-OUT，CH2 分别接 GAL 和 FS，观察识别器假识别现象，理解同步保护电路的保护作用。

六、思考题

同步保护电路时如何完成减小假同步和漏同步的？

七、实验报告

1. 写清楚实验目的、实验内容；
2. 回答实验原理中的问题，简述实验说明，对各信号测试点进行简要说明；
3. 详细写明实验步骤，记录实验数据、代码，绘制波形。

实验数据：

(1) 观察同步器的维持态（同步态）

观察并记录帧同步单元的 GAL、÷24、TH、FS 信号波形与信源单元的 NRZ-OUT 波形及其相位关系。

使信源的帧同步码（注意是 K1 的第 2 位到第 8 位）中错一位，重新观察并记录上述信号。

使信源帧同步码再错一位重作上述观察与记录。

(2) 观察同步器的捕捉态（失步态）

观察并记录帧同步单元的 GAL、÷24、TH 及 FS 信号波形以及与信源单元的 NRZ-OUT 的相位关系。

将信源 K1 从刚才错两位状态还原为仅错一位状态，再将信源 K1 还原为正确的帧同步码（×1110010），观察并记录 ÷24 信号。

(3) 观察识别器假识别现象及同步保护器的保护作用。

观察并记录帧同步单元的 GAL、÷24、TH、FS 信号波形与信源单元的 NRZ-OUT 波形及其相位关系。

4. 回答思考题。

实验七 时分复用数字基带通信系统

一、实验目的

- 1.掌握时分复用数字基带通信系统的基本原理及数字信号传输过程。
- 2.掌握位同步信号抖动、帧同步信号错位对数字信号传输的影响。
- 3.掌握位同步信号、帧同步信号在数字分接中的作用。

二、实验内容

- 1.用数字信源模块、数字终端模块、位同步模块及帧同步模块连成一个理想信道时分复用数字基带通信系统，使系统正常工作。
- 2.观察位同步信号抖动对数字信号传输的影响。
- 3.观察帧同步信号错位对数字信号传输的影响。
- 4.用示波器观察分接后的数据信号、用于数据分接的帧同步信号、位同步信号。

三、基本原理

1. 简述数字基带通信系统的组成和各部分作用。
2. 简述时分复用原理。

四、实验说明

本实验要使用数字终端模块。

1. 数字终端模块工作原理：

原理框图如图 7-1 所示，电原理图见附录。它输入单极性非归零信号、位同步信号和帧同步信号，把两路数据信号从时分复用信号中分离出来，输出两路串行数据信号和两个 8 位的并行数据信号。两个并行信号驱动 16 个发光二极管，左边 8 个发光二极管显示第一路数据，右边 8 个发光二极管显示第二路数据，二极管亮状态表示“1”，熄灭状态表示“0”。两个串行数据信号码速率为数字源输出信号码速率的 1/3。

在数字终端模块中，有以下测试点及输入输出点：

- S-IN 时分复用基带信号输入点
- SD 抽样判后的时分复用信号测试点
- BD 延迟后的位同步信号测试点
- FD 整形后的帧同步信号测试点
- D1 分接后的第一路数字信号测试点
- B1 第一路位同步信号测试点
- F1 第一路帧同步信号测试点
- D2 分接后的第二路数字信号测试点
- B2 第二路位同步信号测试点
- F2 第二路帧同步信号测试点

图 7-1 中各单元与电路板上元器件对的应关系如下：

- 延迟 1 U63：单稳态多谐振荡器 4528
- 延迟 2 U62:A：D 触发器 4013
- 整形 U64:A：单稳态多谐振荡器 4528；U62:B：D 触发器 4013
- 延迟 3 U67、U68、U69：移位寄存器 40174
- ÷3 U72：内藏译码器的二进制寄存器 4017
- 串/并变换 U65、U70：八级移位寄存器 4094
- 并/串变换 U66、U71：八级移位寄存器 4014(或 4021)
- 显示 三极管 9013；发光二极管

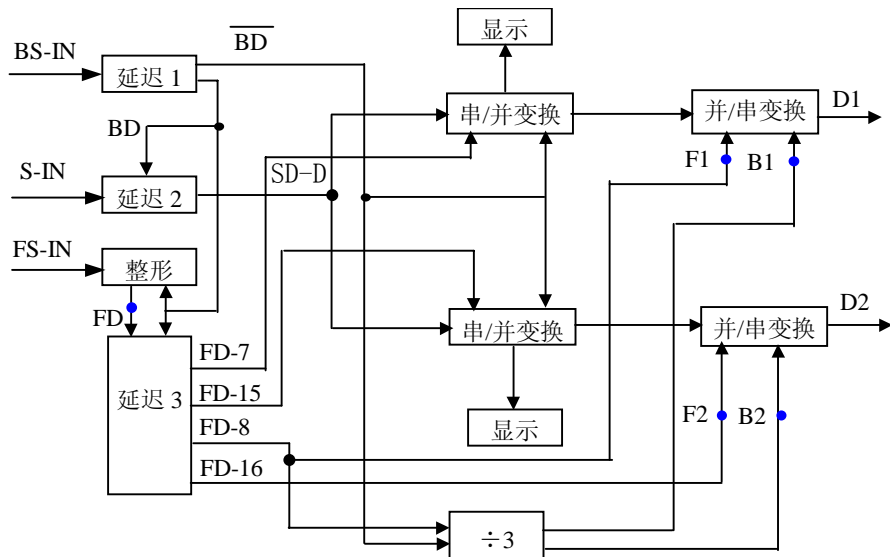


图 7-1 数字终端原理方框图

延迟 1、延迟 2、延迟 3、整形及 $\div 3$ 等 5 个单元可使串/并变换器和并/串变换器的输入信号 SD、位同步信号及帧同步信号满足正确的相位关系，如图 7-2 所示。

移位寄存器 40174 把 FD 延迟 7、8、15、16 个码元周期，得到 FD-7、FD-15、FD-8（即 F1）和 FD-16（即 F2）等 4 个帧同步信号。在 FD-7 及 \overline{BD} 的作用下，U65（4094）将第一路串行信号变成第一路 8 位并行信号，在 FD-15 和 \overline{BD} 作用下，U70（4094）将第二路串行信号变成第二路 8 位并行信号。在 F1 及 B1 的作用下，U66（4014）将第一路并行信号变为串行信号 D1，在 F2 及 B2 的作用下，U71（4014）将第二路并行信号变为串行信号 D2。B1 和 B2 的频率为位同步信号 BS 频率的 1/3，D1 信号、D2 信号的码速率为信源输出信号码速率的 1/3。

U65、U70 输出的并行信号送给显示单元。根据数字信源和数字终端对应的发光二极管的亮熄状态，可以判断数据传输是否正确。

串/并变换及并/串变换电路都有需要位同步信号和帧同步信号，还要求帧同步信号的宽度为一个码元周期且其上升沿应与第一路数据的起始时刻对齐，因而送给移位寄存器 U67 的帧同步信号也必须符合上述要求。但帧同步模块提供的帧同步信号脉冲宽度大于两个码元的宽度，且帧同步脉冲的上升沿超前于数字信源输出的基带信号第一路数据的起始时刻约半个码元（帧同步脉冲上升沿略迟后于位同步信号的上升沿，而位同步信号上升沿位于位同步器输入信号的码元中间，由帧同步器工作原理可得到上述结论），故不能直接将帧同步器提取的帧同步信号送到移位寄存器 U67 的输入端。

终端模块将帧同步器提取的帧同步信号送到单稳 U64 的输入端，单稳 U64 设为上升沿触发状态，其输出脉冲宽度略小于一个码元宽度，然后用位同步信号 BD 对单稳输出抽样后得到 FD，如图 7-2 所示。

应指出的是，当数字终端采用其它电路或分接出来的数据有其它要求时，对位同步信号及帧同步信号的要求将有所不同，但不管采用什么电路，都需要符合某种相位关系的帧同步信号和位同步信号才能正确分接出时分复用的各路信号。

2. 时分复用数字基带通信系统

图 7-3 为时分复用数字基带通信系统原理方框图。复接器输出时分复用单极性不归零码（NRZ 码），码型变换器将 NRZ 码变为适于信道传输的传输码（如 HDB₃ 码等），发滤波器主要用来限制基带信号频带，收滤波器可以滤除一部分噪声，同时与发滤波器、信道一起构成无码间串扰的基带传输特性。复接器和分接器都需要位同步信号和帧同步信号。

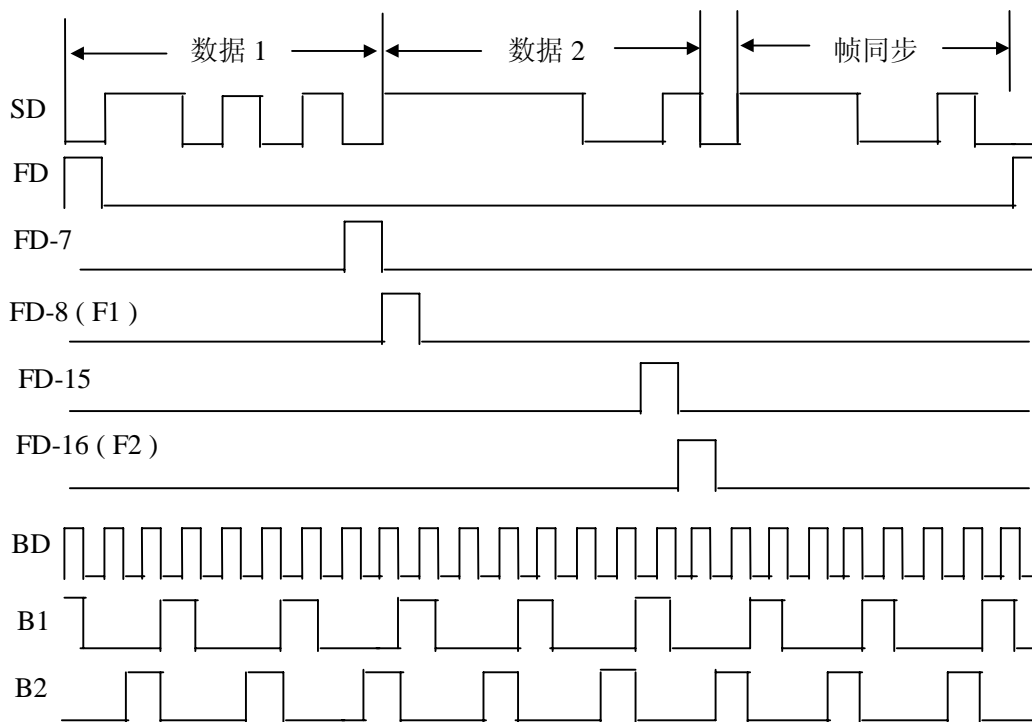


图 7-2 变换后的信号波形

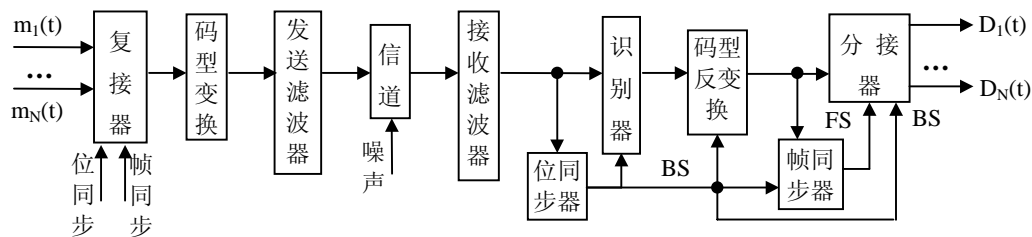


图 7-3 时分复用数字基带通信系统

本实验中复接路数 $N=2$ ，信道是理想的、即相当于将发滤波器输出信号无失真地传输到收滤波器。为简化实验设备，收、发滤波器也被省略掉。

本实验的主要目的是掌握位同步信号及帧同步信号在数字基带传输中的作用，故也可省略码型变换和反变换单元。

五、实验步骤

本次实验使用数字信源、位同步、帧同步、数字终端这四个单元。它们的信号连接关系如图 7-4 所示，其中实线表示实验板上已经布好，虚线（共四根）表示实验中要手工连接的信号线。

1. 复习位同步、帧同步的实验内容并熟悉数字终端单元工作原理，按照图 7-6 将这四个模块连在一起，接通实验箱电源。

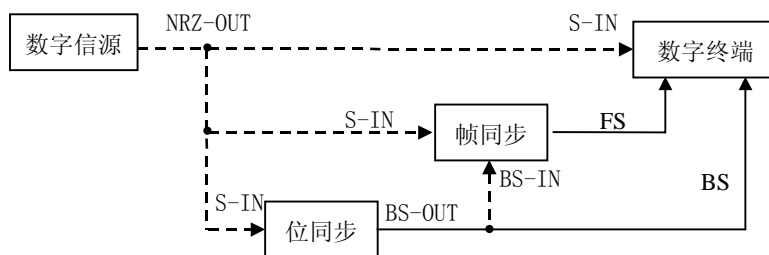


图 7-4 数字基带系统连接图

2. 用示波器 CH1 观察数字信源单元 NRZ-OUT 波形，判断信源单元是否工作正常。

3. 用示波器 CH2 观察位同步单元 BS-OUT，调节位同步单元的可变电容器，使位同步信号 BS-OUT 对准信源的 NRZ 信号中间位置并且相位抖动最小。

4.将数字信源单元的 K1 置于×1110010,用示波器 CH2 观察帧同步单元 FS 信号与信源 NRZ 信号的相位关系,判断帧同步单元是否工作正常。

5.当位同步单元、帧同步单元已正确地提取出位同步信号和帧同步信号时,通过发光二极管观察两路 8bit 数据已正确地传输到收终端。

6.用示波器观察分接出来的两路 8bit 周期信号 D1(对应位同步 B1)和 D2(对应 B2)。

7.观察位同步抖动对数据传输的影响。

用示波器观察数字终端单元的D1 或D2 信号,然后缓慢调节位同步单元上的可变电容C₂(增大位同步抖动范围),观察D1 或D2 信号波形变化情况和发光二极管的状况(C₂在某一范围变化时,D1 或D2 无误码,C₂变化太大时出现误码)。

8. 观察帧同步对数据传输的影响。

还原位同步单元到正确的状态,将数字信源单元的 K1 置为 1110 010X,观察数字终端分接出来的两路信号和数字信源单元的对应关系,分析原因。

六、思考题

1.本实验系统中,为什么位同步信号在一定范围内抖动时并不发生误码?位同步信号的这个抖动范围大概为多少?在图 7-3 所示的实际通信系统中是否也存在此现象?为什么。

2.帧同步信号在对复用数据进行分接时起何作用,用实验结果加以说明。

3.画图说明实验步骤 8 中,数字终端分接出来的两路信号和数字信源单元的对应关系如何。原因何在?

七、实验报告

1. 写清楚实验目的、实验内容;

2. 回答实验原理中的问题,简述实验说明,对各信号测试点进行简要说明;

3. 详细写明实验步骤,记录实验数据、代码,绘制波形。

实验数据:

(1) 观察并记录数字信源单元 NRZ-OUT 波形,位同步单元 BS-OUT 波形,使位同步信号 BS-OUT 对准信源的 NRZ 信号中间位置并且相位抖动最小。

(2) 将数字信源单元的 K1 置于×1110010,观察并记录帧同步单元 FS 信号与信源 NRZ 信号的相位关系,判断帧同步单元是否工作正常。

(3) 当位同步单元、帧同步单元已正确地提取出位同步信号和帧同步信号时,通过发光二极管观察两路 8bit 数据已正确地传输到收终端。记录 SD、BD 和 FD 波形。

(4) 用示波器观察并记录分接出来的两路 8bit 周期信号 D1(对应位同步 B1)和 D2(对应 B2)。

(5) 观察帧同步对数据传输的影响。

还原位同步单元到正确的状态,将数字信源单元的 K1 置为 1110 010X,观察并记录数字终端分接出来的两路信号和数字信源单元的对应关系,分析原因。

4. 回答思考题。

实验八 时分复用 2DPSK、2FSK 通信系统

一、实验目的

- 1.掌握时分复用 2DPSK 通信系统的基本原理及数字信号的传输过程。
- 2.掌握时分复用 2FSK 通信系统的基本原理及数字信号的传输过程。

二、实验内容

1.用数字信源、数字终端、数字调制、2DPSK 解调、载波同步、位同步及帧同步等七个模块构成一个理想信道时分复用 2DPSK 通信系统并使之正常工作。

2.用数字信源、数字终端、数字调制、2FSK 解调、位同步及帧同步等六个模块，构成一个理想信道时分复用 2FSK 通信系统并使之正常工作。

三、实验原理及说明

图 8-1 给出了传输两路数字信号的时分复用 2DPSK 通信系统原理框图(2FSK 通信系统与此类似)。图中 $m(t)$ 为时分复用数字基带信号，为 NRZ 码，发滤波器及收滤波器的作用与基带系统相同。本实验假设信道是理想的，收、发端都无带通滤波器。 $m(t)$ 由数字信源提供，即为 NRZ 信号。

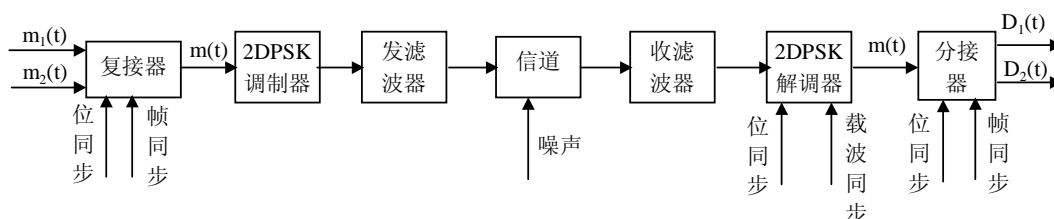


图 8-1 2DPSK 时分复用通信系统

四、实验步骤

1.拟定详细的 2DPSK 系统及 2FSK 系统各模块之间的信号连接方案。

2DPSK 系统中包括数字信源、数字调制、载波同步、2DPSK 解调、位同步、帧同步及数字终端等七个单元。2FSK 系统中无载波同步单元，将 2DPSK 解调单元改为 2FSK 解调单元，其它单元与 2DPSK 系统相同。在系统连接时位同步单元的输入信号 S-IN 应为解调器的 CM 信号，而帧同步单元和终端单元的输入信号 S-IN 应来自解调器的 AK-OUT 点，其它信号的连接方式参考前面几个实验中的介绍和图示（注意：图示中实线连接表示已经布在了电路板上，不必重复接线）。

2.进行 2DPSK 通信系统实验。

按拟定的系统方案连好接线，接通实验箱电源，数字调制单元单刀双掷开关 K7 应置于 N 端。调整需要调节的电位器及可变电容，使信源的两路数据正确地传输到终端。

3.进行 2FSK 通信系统实验。使信源的两路数据正确地传输到终端。

五、思考题

- 1.画出 2DPSK 系统七个单元全部信号连接图，标出手工接线（提示：需要五根手工接线）。
- 2.位同步信号的上升沿为什么要处于 2DPSK 解调器或 2FSK 解调器的低通滤波器输出信号的码元中心？
- 3.做此实验时遇到过哪些问题，是如何解决的？2DPSK 系统的七个单元，如何确定每个单元工作是否正常？

六、实验报告

1. 写清楚实验目的、实验内容；
2. 回答实验原理中的问题，简述实验说明，对各信号测试点进行简要说明；
3. 详细写明实验步骤，记录实验数据、代码，绘制波形。

实验数据：

- (1) 拟定详细的 2DPSK 系统及 2FSK 系统各模块之间的信号连接方案。画出 2DPSK 系统七个单元全部信号连接图，标出手工接线。
- (2) 如何检验各单元工作是否正常。
- (3) 进行 2DPSK 通信系统实验和 2FSK 通信系统实验。使信源的两路数据正确地传输到终端。
4. 回答思考题。

实验九 PCM 编译码

一、实验目的

1. 掌握 PCM 编译码原理。
2. 掌握 PCM 基带信号的形成过程及分接过程。
3. 掌握语音信号 PCM 编译码系统的动态范围和频率特性的定义及测量方法。

二、实验内容

1. 用示波器观察两路音频信号的编码结果，观察 PCM 基群信号。
2. 改变音频信号的幅度，观察和测试译码器输出信号的信噪比变化情况。
3. 改变音频信号的频率，观察和测试译码器输出信号幅度变化情况。

三、基本原理

简述 PCM 编译码原理。

四、实验说明

1. 点到点 PCM 多路电话通信原理

脉冲编码调制(PCM)技术与增量调制(ΔM)技术已经在数字通信系统中得到广泛应用。当信道噪声比较小时一般用 PCM，否则一般用 ΔM 。目前速率在 155MB 以下的准同步数字系列(PDH)中，国际上存在 A 律和 μ 律两种 PCM 编译码标准系列，在 155MB 以上的同步数字系列(SDH)中，将这两个系列统一起来，在同一个等级上两个系列的码速率相同。而 ΔM 在国际上无统一标准，但它在通信环境比较恶劣时显示了巨大的优越性。

点到点 PCM 多路电话通信原理可用图 9-1 表示。对于基带通信系统，广义信道包括传输媒质、收滤波器、发滤波器等。对于频带系统，广义信道包括传输媒质、调制器、解调器、发滤波器、收滤波器等。

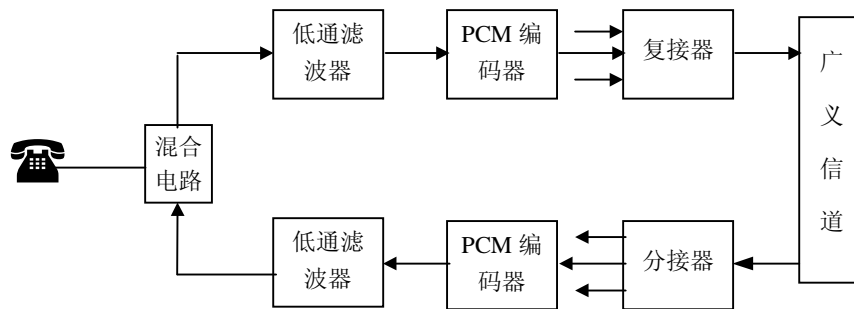


图 9-1 点到点 PCM 多路电话通信原理框图

本实验模块可以传输两路语音信号。采用 TP3057 编译器，它包括了图 9-1 中的收、发低通滤波器及 PCM 编译码器。编码器输入信号可以是本实验模块内部产生的正弦信号，也可以是外部信号源的正弦信号或电话信号。本实验模块中不含电话机和混合电路，广义信道是理想的，即将复接器输出的 PCM 信号直接送给分接器。

2. PCM 编译码模块原理

本模块的原理方框图图 9-2 所示，电路原理图见附录，模块内部使用 +5V 和 -5V 电压，其中 -5V 电压由 -12V 电源经 7905 变换得到。

该模块上有以下测试点和输入点：

- BS PCM 基群时钟信号(位同步信号)测试点
- SL0 PCM 基群第 0 个时隙同步信号
- SLA 信号 A 的抽样信号及时隙同步信号测试点

- SLB 信号 B 的抽样信号及时隙同步信号测试点
- SRB 信号 B 译码输出信号测试点
- STA 输入到编码器 A 的信号测试点
- SRA 信号 A 译码输出信号测试点
- STB 输入到编码器 B 的信号测试点
- PCM PCM 基群信号测试点
- PCM-A 信号 A 编码结果测试点
- PCM-B 信号 B 编码结果测试点
- STA-IN 外部音频信号 A 输入点
- STB-IN 外部音频信号 B 输入点

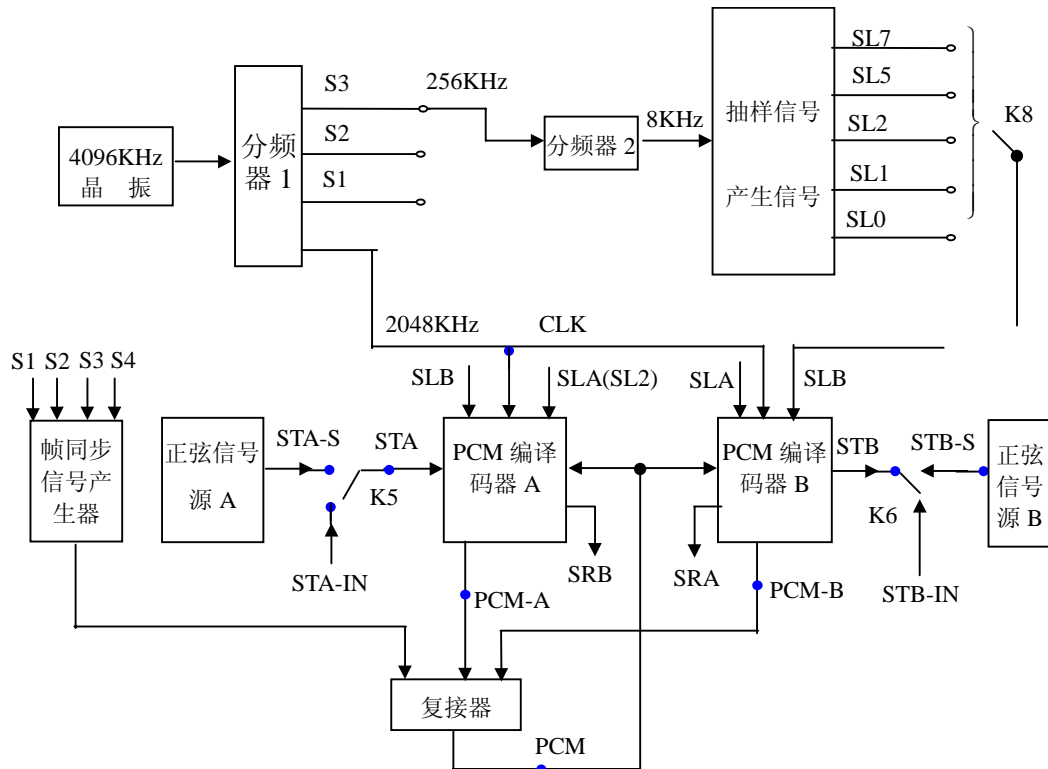


图 9-2 PCM 编译码原理方框图

本模块上有三个开关 K5、K6 和 K8，K5、K6 用来选择两个编码器的输入信号，开关手柄处于左边 (STA-IN、STB-IN) 时选择外部信号、处于右边 (STA-S、STB-S) 时选择模块内部音频正弦信号。K8 用来选择 SLB 信号为时隙同步信号 SL1、SL2、SL5、SL7 中的某一个。

图 9-2 各单元与电路板上元器件之间的对应关系如下：

- 晶振 U75: 非门 74LS04; CRY1: 4096KHz 晶体
- 分频器 1 U78:A: U78:D: 触发器 74LS74; U79: 计数器 74LS193
- 分频器 2 U80: 计数器 74LS193; U78:B: U78:D: 触发器 74LS74
- 抽样信号产生器 U81: 单稳 74LS123; U76: 移位寄存器 74LS164
- PCM 编译码器 A U82: PCM 编译码集成电路 TP3057 (CD22357)
- PCM 编译码器 B U83: PCM 编译码集成电路 TP3057 (CD22357)
- 帧同步信号产生器 U77: 8 位数据产生器 74HC151; U86:A: 与门 7408
- 正弦信号源 A U87: 运放 UA741
- 正弦信号源 B U88: 运放 UA741
- 复接器 U85: 或门 74LS32

晶振、分频器 1、分频器 2 及抽样信号 (时隙同步信号) 产生器构成一个定时器，为两个 PCM 编

译码器提供 2.048MHz 的时钟信号和 8KHz 的时隙同步信号。在实际通信系统中，译码器的时钟信号(即位同步信号)及时隙同步信号(即帧同步信号)应从接收到的数据流中提取，方法如实验五及实验六所述。此处将同步器产生的时钟信号及时隙同步信号直接送给译码器。

由于时钟频率为 2.048MHz，抽样信号频率为 8KHz，故 PCM-A 及 PCM-B 的码速率都是 2.048MB，一帧中有 32 个时隙，其中 1 个时隙为 PCM 编码数据，另外 31 个时隙都是空时隙。

PCM 信号码速率也是 2.048MB，一帧中的 32 个时隙中有 29 个是空时隙，第 0 时隙为帧同步码($\times 1110010$)时隙，第 2 时隙为信号 A 的时隙，第 1(或第 5、或第 7 由开关 K8 控制)时隙为信号 B 的时隙。

本实验产生的 PCM 信号类似于 PCM 基群信号，但第 16 个时隙没有信令信号，第 0 时隙中的信号与 PCM 基群的第 0 时隙的信号也不完全相同。

由于两个 PCM 编译码器用同一个时钟信号，因而可以对它们进行同步复接(即不需要进行码速调整)。又由于两个编码器输出数据处于不同时隙，故可对 PCM-A 和 PCM-B 进行线或。本模块中用或门 74LS32 对 PCM-A、PCM-B 及帧同步信号进行复接。在译码之前，不需要对 PCM 进行分接处理，译码器的时隙同步信号实际上起到了对信号分路的作用。

3. TP3057 简介

本模块的核心器件是 A 律 PCM 编译码集成电路 TP3057，它是 CMOS 工艺制造的专用大规模集成电路，片内带有输出输入话路滤波器，其引脚及内部框图如图 9-3、图 9-4 所示。引脚功能如下：

- | | |
|------------------------|---|
| (1) V_- | 接-5V电源。 |
| (2) GND | 接地。 |
| (3) VF_{RO} | 接收部分滤波器模拟信号输出端。 |
| (4) V_+ | 接+5V电源。 |
| (5) FS_R | 接收部分帧同步信号输入端，此信号为 8KHz 脉冲序列。 |
| (6) D_R | 接收部分 PCM 码流输入端。 |
| (7) $BCLK_R/CLKSEL$ | 接收部分位时钟(同步)信号输入端，此信号将 PCM 码流在 FS_R 上升沿后逐位移入 D_R 端。位时钟可以为 64KHz 到 2.048MHz 的任意频率，或者输入逻辑“1”或“0”电平器以选择 1.536MHz、1.544MHz 或 2.048MHz 用作同步模式的主时钟，此时发时钟信号 $BCLK_X$ 同时作为发时钟和收时钟。 |
| (8) $MCLK_R/PDN$ | 接收部分主时钟信号输入端，此信号频率必须为 1.536MHz、1.544MHz 或 2.048MHz。可以和 $MCLK_X$ 异步，但是同步工作时可达到最佳状态。当此端接低电平时，所有的内部定时信号都选择 $MCLK_X$ 信号，当此端接高电平时，器件处于省电状态。 |
| (9) $MCLK_X$ | 发送部分主时钟信号输入端，此信号频率必须为 1.536MHz、1.544MHz 或 2.048MHz。可以和 $MCLK_R$ 异步，但是同步工作时可达到最佳状态。 |
| (10) $BCLK_X$ | 发送部分位时钟输入端，此信号将 PCM 码流在 FS_X 信号上升沿后逐位移出 D_X 端，频率可以为 64KHz 到 2.04MHz 的任意频率，但必须与 $MCLK_X$ 同步。 |
| (11) D_X | 发送部分 PCM 码流三态门输出端。 |
| (12) FS_X | 发送部分帧同步信号输入端，此信号为 8KHz 脉冲序列。 |
| (13) $\overline{TS_X}$ | 漏极开路输出端，在编码时隙输出低电平。 |
| (14) GS_X | 发送部分增益调整信号输入端。 |
| (15) VF_{Xi} | 发送部分放大器反向输入端。 |
| (16) VF_{Xi+} | 发送部分放大器正向输入端。 |

TP3057 由发送和接收两部分组成，其功能简述如下。

发送部分：

包括可调增益放大器、抗混淆滤波器、低通滤波器、高通滤波器、压缩 A/D 转换器。抗混淆滤波器对采样频率提供 30dB 以上的衰减从而避免了任何片外滤波器的加入。低通滤波器是 5 阶的、时钟频率为 128MHz。高通滤波器是 3 阶的、时钟频率为 32KHz。高通滤波器的输出信号送给阶梯波产生器(采样频率为 8KHz)。阶梯波产生器、逐次逼近寄存器 (S · A · R)、比较器以及符号比特提取单元等 4 个部

分共同组成一个压缩式A/D转换器。S·A·R输出的并行码经并/串转换后成PCM信号。参考信号源提供各种精确的基准电压，允许编码输入电压最大幅度为 $5V_{P-P}$ 。

发帧同步信号 FS_X 为采样信号。每个采样脉冲都使编码器进行两项工作：在8比特位同步信号 $BCLK_X$ 的作用下，将采样值进行8位编码并存入逐次逼近寄存器；将前一采样值的编码结果通过输出端 D_X 输出。在8比特位同步信号以后， D_X 端处于高阻状态。

接收部分：

包括扩张D/A转换器和低通滤波器。低通滤波器符合AT&T D3/D4标准和CCITT建议。D/A转换器由串/并变换、D/A寄存器组成、D/A阶梯波形成等部分构成。在收帧同步脉冲 FSR 上升沿及其之后的8个位同步脉冲 $BCLK_R$ 作用下，8比特PCM数据进入接收数据寄存器(即D/A寄存器)，D/A阶梯波单元对8比特PCM数据进行D/A变换并保持变换后的信号形成阶梯波信号。此信号被送到时钟频率为128KHz的开关电容低通滤波器，此低通滤波器对阶梯波进行平滑滤波并对孔径失真 $(\sin x)/x$ 进行补偿。

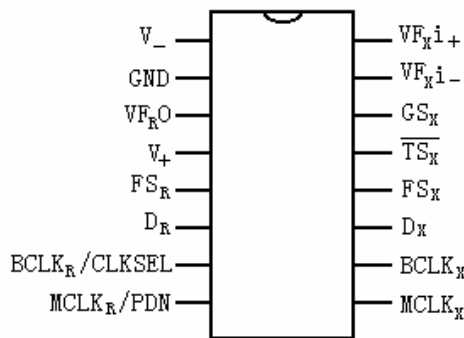


图 9-3 TP3057 引脚图

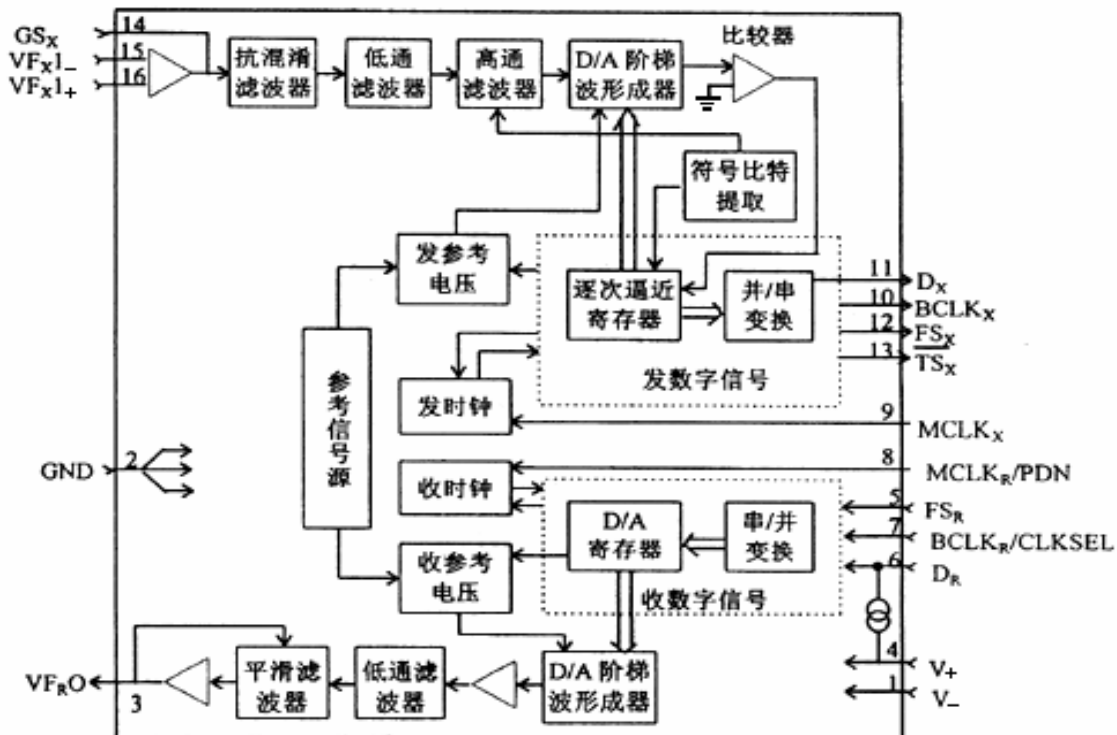


图 9-4

TP3057 内部方框图

在通信工程中，主要用动态范围和频率特性来说明PCM编译码器的性能。

动态范围的定义是译码器输出信噪比大于25dB时允许编码器输入信号幅度的变化范围。PCM编译码器的动态范围应大于图9-5所示的CCITT建议框架(样板值)。

当编码器输入信号幅度超过其动态范围时，出现过载噪声，故编码输入信号幅度过大时量化信噪比

急剧下降。TP3057 编译码系统不过载输入信号的最大幅度为 $5V_{p-p}$ 。

由于采用对数压扩技术，PCM 编译码系统可以改善小信号的量化信噪比，TP3057 采用 A 律 13 折线对信号进行压扩。当信号处于某一段落时，量化噪声不变(因在此段落内对信号进行均匀量化)，因此在同一段落内量化信噪比随信号幅度减小而下降。13 折线压扩特性曲线将正负信号各分为 8 段，第 1 段信号最小，第 8 段信号最大。当信号处于第一、二段时，量化噪声不随信号幅度变化，因此当信号太小时，量化信噪比会小于 25dB，这就是动态范围的下限。TP3057 编译码系统动态范围内的输入信号最小幅度约为 $0.025V_{p-p}$ 。

常用 1KHz 的正弦信号作为输入信号来测量 PCM 编译码器的动态范围。

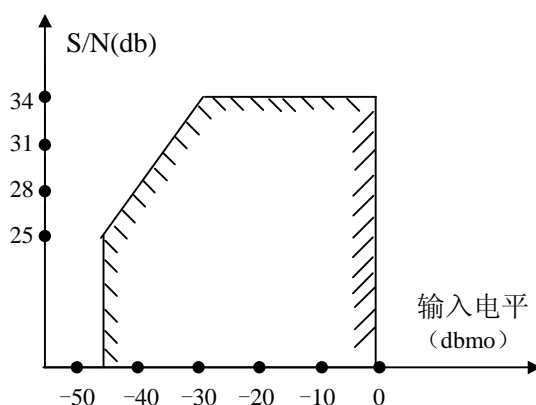


图 9-5 PCM 编译码系统动态范围样板值

语音信号的抽样信号频率为 8KHz，为了不发生频谱混叠，常将语音信号经截止频率为 3.4KHz 的低通滤波器处理后再进行 A/D 处理。语音信号的最低频率一般为 300Hz。TP3057 编码器的低通滤波器和高通滤波器决定了编译码系统的频率特性，当输入信号频率超过这两个滤波器的频率范围时，译码输出信号幅度迅速下降。这就是 PCM 编译码系统频率特性的含义。

五、实验步骤

1. 熟悉 PCM 编译码单元工作原理，开关 K9 接通 8KHz(置为 1000 状态)，开关 K8 置为 SL1(或 SL5、SL7)，开关 K5、K6 分别置于 STA-S、STB-S 端，接通实验箱电源。

2. 用示波器观察 STA、STB，调节电位器 R19(对应 STA)、R20(对应 STB)，使正弦信号 STA、STB 波形不失真(峰峰值小于 5V)。

3. 用示波器观察 PCM 编码输出信号。

示波器 CH1 接 SL0，(调整示波器扫描周期以显示至少两个 SL0 脉冲，从而可以观察完整的一帧信号) CH2 分别接 SLA、PCM-A、SLB、PCM-B 以及 PCM，观察编码后的数据所处时隙位置与时隙同步信号的关系以及 PCM 信号的帧结构(注意：本实验的帧结构中有 29 个时隙是空时隙，SL0、SLA 及 SLB 的脉冲宽度等于一个时隙宽度)。

开关 K8 分别接通 SL₁、SL₂、SL₅、SL₇，观察 PCM 基群帧结构的变化情况。

4. 用示波器观察 PCM 译码输出信号

示波器的 CH1 接 STA，CH2 接 SRA，观察这两个信号波形是否相同(有相位差)。

六、思考题

设 PCM 通信系统传输两路语音，每帧三个时隙，每路语音各占一个时隙，另一个时隙为帧同步时隙，使用 TP3057 编译码器。求：

- (1) 编码器的抽样信号频率及时钟信号频率，以及两个抽样信号之间的相位关系。
- (2) 时分复用信号码速率、帧结构。
- (3) 采用 PCM 基带传输，线路码为 HDB3 码，设计此通信系统的详细方框图。
- (4) 采用 PCM/2DPSK 频带传输，设计此通信系统的详细方框图。

七、实验报告

1. 写清楚实验目的、实验内容；
2. 回答实验原理中的问题，简述实验说明，对各信号测试点进行简要说明；
3. 详细写明实验步骤，记录实验数据、代码，绘制波形。

实验数据：

- (1) 用示波器观察并记录 STA、STB 信号波形。
- (2) 用示波器观察 PCM 编码输出信号。

示波器CH1 接SL0，（调整示波器扫描周期以显示至少两个SL0 脉冲，从而可以观察完整的一帧信号），CH₂分别接SLA、PCM-A、SLB、PCM-B以及PCM，观察并记录上述信号波形，注意表明编码后的数据所处时隙位置与时隙同步信号的关系以及PCM信号的帧结构。

开关K8 分别接通SL₁、SL₂、SL₅、SL₇，观察并记录PCM基群帧结构的变化情况。

- (3) 用示波器观察 PCM 译码输出信号

示波器的 CH1 接 STA，CH2 接 SRA，观察并记录这两个信号波形。

4. 回答思考题。

实验十 时分复用通话与抽样定理

一、实验目的

掌握抽样定理，了解时分复用数字电话原理。

二、实验内容

1. 用示波器观察模拟话音信号、时分复用话音信号。
2. 两人进行时分复用通话。
3. 改变抽样频率，验证抽样定理。

三、基本原理

简述抽样定理。

四、实验说明

本实验使用 PCM 编译码单元和两人通话单元。两人通话单元电路原理如图 10-1 所示，本单元内部用+5V 电压，有以下测试点及输入输出点：

- MIC(A) A 方麦克风接口及其信号测试点
- SPEAKER(A) A 方听筒接口及其信号测试点
- MIC(B) B 方麦克风接口及其信号测试点
- SPEAKER(B) B 方扬声器接口及其信号测试点
- STA-OUT 话音信号 A 测试点和输出点（去 PCM 编码器 A）
- SRA-IN PCM 译码话音信号 A 的输入点和测试点
- STB-OUT 话音信号 B 测试点和输出点（去 PCM 编码器 B）
- SRB-IN PCM 译码话音信号 B 的输入点和测试点

麦克风或电话手柄输出的信号（MIC(A)、MIC(B)）幅度比较小，需放大到 $2V_{p-p}$ 左右（即 STA、STB 信号），再送到 PCM 编码器。接入的 PCM 译码器输出信号（SRA、SRB）幅度较大，需衰减到适当值后再送给扬声器（即 SPEAKER(A)、SPEAKER(B)）。电路中 U93:A 和 U90:A 实现信号放大功能，U93:B 和 U90:B 实现信号衰减功能。

五、实验步骤

1. 熟悉 PCM 编译码单元和两人通话单元，接通实验箱电源。
2. 通话双方将各自的 MIC 和 SPEAKER 插头分别插入相应插座，将 PCM 编译码单元上的开关 K5 和 K6 置于 STA-IN 和 STB-IN。将 PCM 编译码单元的 STA-IN、SRA、STB-IN、SRB 分别与两人通话单元上的 STA-OUT、SRA-IN、STB-OUT、SRB-IN 接通。
3. 将抽样频率置于 8KHz（PCM 单元 K9 开关置为 1000 状态），进行两人通话，用示波器观察 STA-OUT、SRB-IN、STB-OUT、SRA-IN 以及 PCM 信号。
4. 将抽样频率置于 4KHz（PCM 单元 K9 开关置为 0100 状态）或 2 KHz（K9 开关置为 0010 状态），再进行两人通话，通过话音质量的变化，分析抽样频率低于奈奎斯特频率时的频谱混叠现象及其对话音质量的影响。

六、思考题

画出抽样频率分别为 8K/4K/2KHz 时，理想话音抽样器的输出信号频谱示意图（话音信号频率范围为 0.3K~3.4KHz）。

七、实验报告

1. 写清楚实验目的、实验内容；
2. 回答实验原理中的问题，简述实验说明，对各信号测试点进行简要说明；

3. 详细写明实验步骤，记录实验数据、代码，绘制波形。
4. 回答思考题。

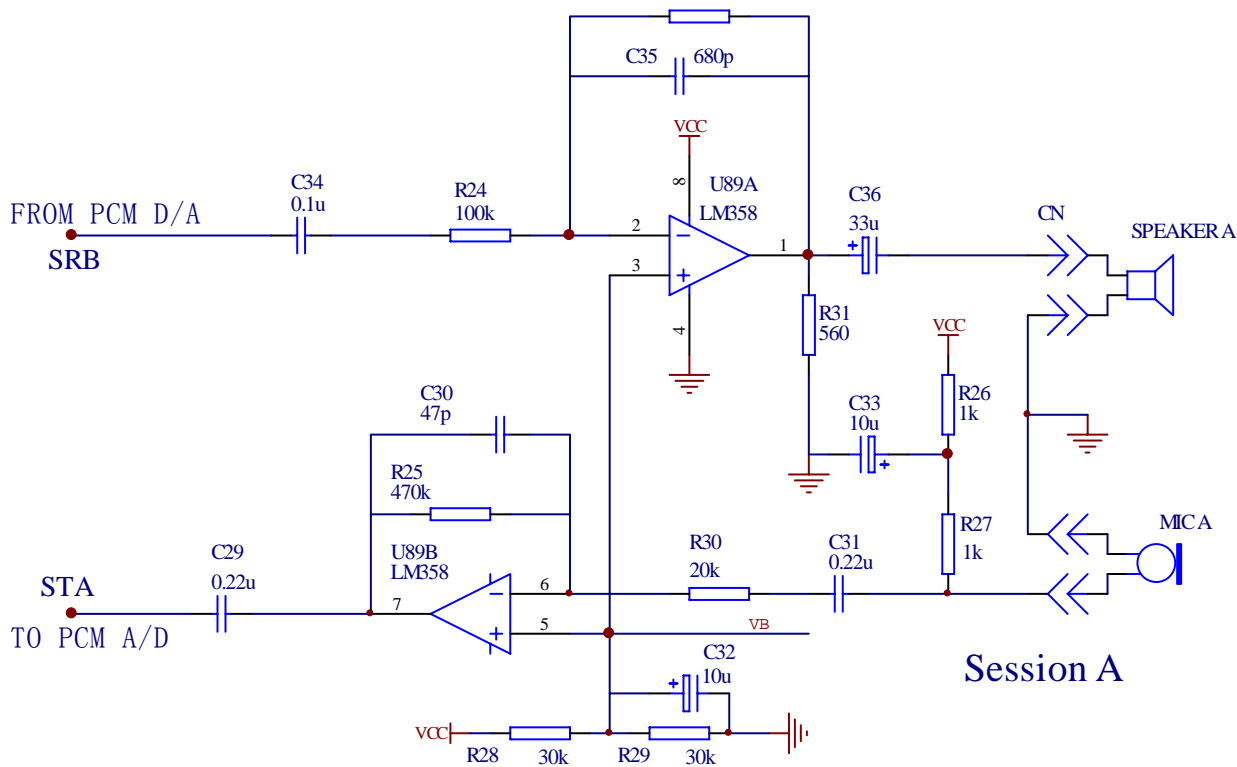


图 10-1 两人通话单元电原理图

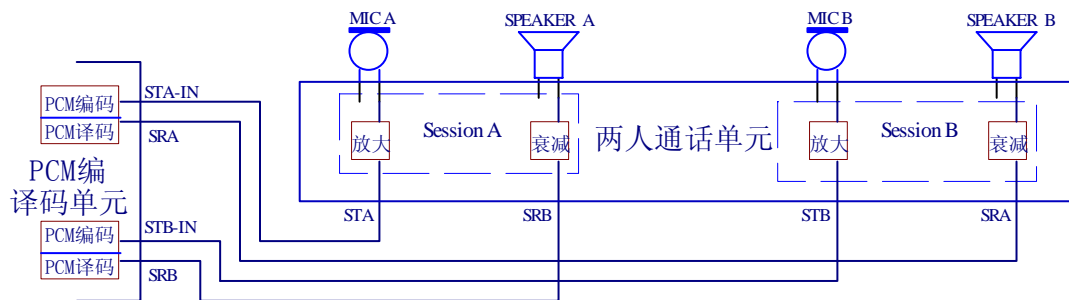


图 10-2 两人通话单元与 PCM 编译码单元连接示意图

实验十一 高频小信号调谐放大器

一、实验目的

1. 掌握谐振放大器电压增益、通频带、选择性的定义、测试及计算。
2. 掌握信号源内阻及负载对谐振回路 Q 值的影响。
3. 掌握高频小信号放大器动态范围的测试方法。

二、实验内容

1. 调测小信号放大器的静态工作状态。
2. 用示波器观察放大器输出与偏置及回路并联电阻的关系。
3. 观察放大器输出波形与谐振回路的关系。
4. 调测放大器的幅频特性。
5. 观察放大器的动态范围。

三、基本原理：

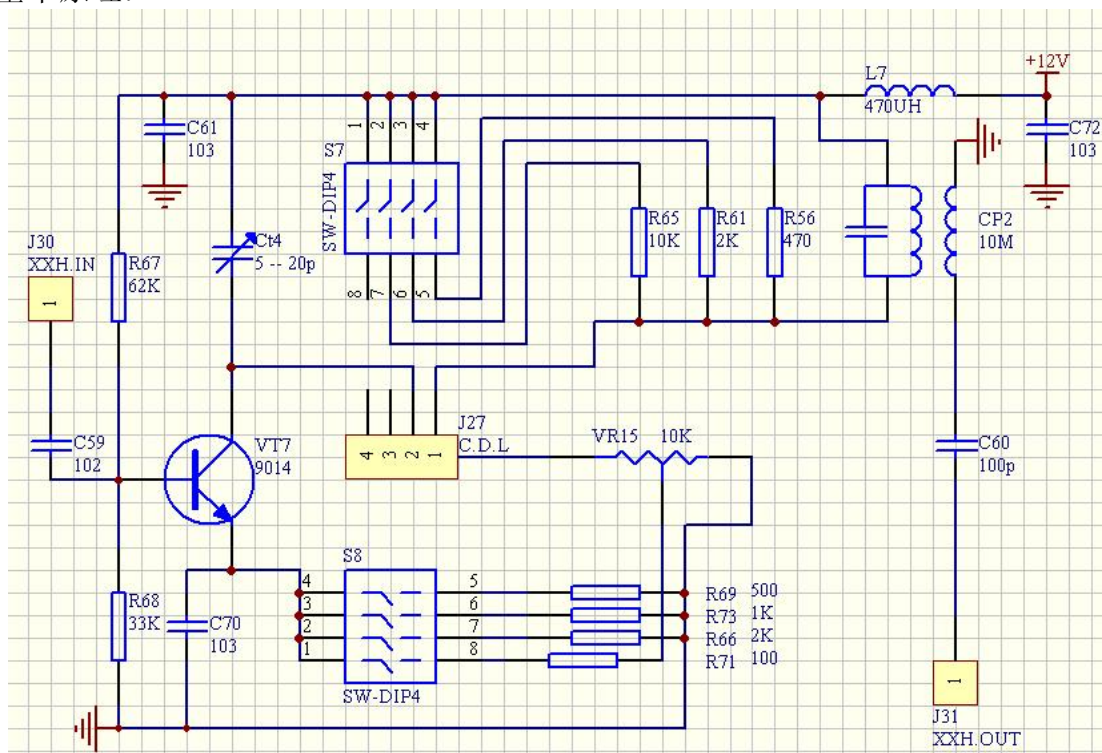


图 11-1 高频小信号放大器电路图

小信号谐振放大器是通信机接收端的前端电路，主要用于高频小信号或微弱信号的线性放大。其实验单元电路如图 11-1 所示。该电路由晶体管 VT7、选频回路 CP2 二部分组成。它不仅对高频小信号放大，而且还有一定的选频作用。本实验中输入信号的频率 $f_s = 10\text{MHz}$ 。R67、R68 和射极电阻决定晶体管的静态工作点。拨码开关 S7 改变回路并联电阻，即改变回路 Q 值，从而改变放大器的增益和通频带。拨码开关 S8 改变射极电阻，从而改变放大器的增益。

四、实验步骤

本实验使用单调谐回路谐振放大器单元电路实验：

熟悉实验板电路和各元件的作用，正确接通实验箱电源。

1. 静态测量

将开关S8的2, 3, 4分别置于“ON”，测量对应的静态工作点，将短路插座J27断开，用直流电流表接在J27C.DL两端，记录对应Ic值，计算并填入表1.1。

将S8“1”置于“ON”，调节电位器VR15，观察电流变化。

表 11.1 三极管的工作状态

开关置于ON号	实测	实测		实测		据 Vce 判断 V 是否作在放大区	
	Re	Vb	Ve	Ic	Vce	是	否
4	500 Ω						
3	1K Ω						
2	2K Ω						
*Vb, Ve 是三极管的基极和发射极对地电压。							

2. 动态测试

(1) 将 10MHZ 高频小信号 (<50mV) 输入到“高频小信号放大”模块中 J30 (XXH.IN)。

(2) 将示波接入到该模块中 J31 (XXH.OUT)。

(3) J27 处短路块 C.DL 连到下横线处，拨码开关 S8 必须有一个拨向 ON，示波器上可观察到已放大的高频信号。

(4) 改变 S8 开关，可观察增益变化，若 S8 “1” 拨向 “ON” 则可调整电位器 VR15，增益可连续变化。

(5) 将 S8 其中一个置于 “ON”，改变输出回路中周或半可变电容使增益最大，即保证回路谐振。

(6) 将拨码开关 S7 逐个拨向 “ON”，可观察增益变化，该开关是改变并联在谐振回路上的电阻，即改变回路 Q 值。改变输入信号，并将对应值填入表 1.2 中。Vi 的值可根据各自实测情况确定。

表 11.2 Q 值对回路增益的影响

Vi(V)		0.02	0.05	0.1	0.15	0.2	0.25	0.3
Vo(V)	Re=500 Ω							
	Re=1k Ω							
	Re=2k Ω							

提示：S8=1 时，Re 为电位器，S8=2 时，Re =2K Ω，S8=3 时，Re =1K Ω，S8=4 时，Re =500 Ω

当 Re 分别为 500 Ω、2K 时，重复上述过程，将结果填入表 1.2。在同一坐标纸上画出 Ic 不同时的动态范围曲线，并进行比较和分析（此时也可在 J27 两端测 Ic 值）。

3. 测量放大器的频率特性

当回路电阻 $R=10K\Omega$ 时 (S7 的 2 拨向 ON), 选择正常放大区的输入电压 V_i , 将高频信号发生器输出端接至电路输入端, 调节频率 f 使其为 $10MHz$, 调节 C_t 使回路谐振, 使输出电压幅度为最大, 此时的回路谐振频率 $f_0=10MHz$ 为中心频率, 然后保持输入电压 V_i 不变, 改变频率 f 由中心频率向两边逐点偏离, 偏移的频率为设定值, 测得的频率为实际频率值。将结果填入表 1.3。

表 11.3 回路通频带的测量

频率(M Hz)		7	8	9	9.3	9.6	10	10.4	10.7	11	12	13
Vo	R=10K Ω											
	R=2K Ω											
	R=470 Ω											
	开路											

提示: S7=1 时开路; S7=2 时, $R=10K\Omega$; S7=3 时, $R=2K\Omega$; S7=4 时, $R=470\Omega$ 。

改变谐振回路电阻, 拨动 S8 使 R 分别为 $2K\Omega$, 470Ω 时, 重复上述测试, 并填入表 1.3。比较通频带情况。

计算 $f_0=10MHz$ 时的电压放大倍数及回路的通频带和 Q 值。

五、实验报告要求

1. 写明实验目的。
2. 画出实验电路的交流等效电路。
3. 计算直流工作点, 与实验实测结果比较。
4. 写明实验所用仪器、设备及名称、型号。
5. 整理实验数据, 分析说明回路并联电阻对 Q 值的影响。
6. 假定 C_t 和回路电容 C 总和为 $30pF$, 根据工作频率计算回路电感 L 值。
7. 画出 R 为不同值时的幅频特性。

实验十二 高频功率放大器

一、实验目的：

1. 了解丙类功率放大器的基本工作原理，掌握丙类放大器的调谐特性以及负载变时的动态特性。
2. 了解高频功率放大器丙类工作的物理过程以及当激励信号变化和电源电压 V_{cc} 变化时对功率放大器工作状态的影响。
3. 比较甲类功率放大器与丙类功率放大器的特点、功率、效率。

二、实验内容：

1. 观察高频功率放大器丙类工作状态的现象，并分析其特点
2. 测试丙类功放的调谐特性
3. 测试丙类功放的负载特性
4. 观察电源电压变化对丙放工作状态的影响及激励信号变化、负载变化对工作状态的影响。

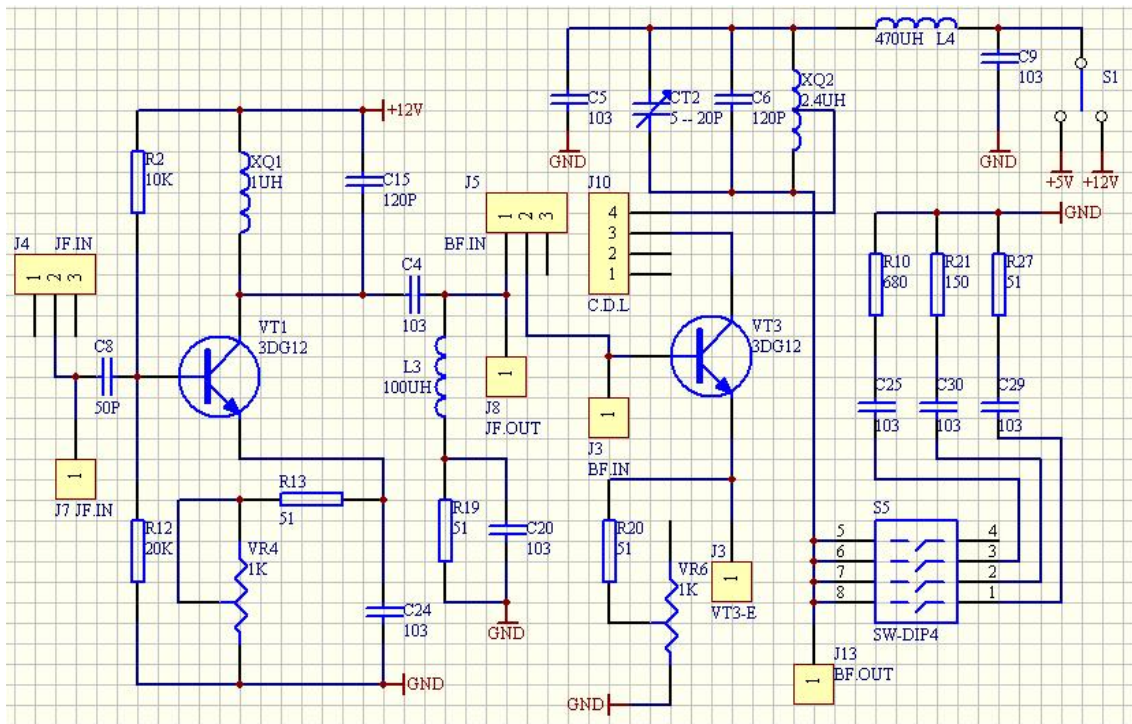


图 12-1 高频功率放大器电路图

三、实验基本原理：

丙类功率放大器通常作为发射机末级功放以获得较大的输出功率和较高的效率。本实验单元模块电路如图 12-1 所示。该实验电路由两级功率放大器组成。其中 VT1 (3DG12)、XQ1 与 C15 组成甲类功率放大器，工作在线性放大状态，其中 R2、R12、R13、R14 组成静态偏置电阻，调节 VR4 可改变放大器的增益。XQ2 与 CT2、C6 组成的负载回路与 VT3 (3DG12) 组成丙类功率放大器。甲类功放的输出信号作为丙放的输入信号（由短路块 J5 连通）。VR6 为射极反馈电阻，调节 VR6 可改变丙放增益。与拨码开关相连的电阻为负载回路外接电阻，改变 S5 拨码开关的位置可改变并联电阻值，即改变回路 Q 值。当短路块

J5 置于开路位置时则丙放无输入信号,此时丙放功率管 VT3 截止,只有当甲放输出信号大于丙放管 VT3 be 间的负偏压值时,VT3 才导通工作。

四、实验步骤:

1. 了解丙类工作状态的特点

1) 将前置放大中 J15 连通到 ZD, 放大模块中短路块 J4 连通到下横线, 从 J8 处可看到放大后的高频信号。此时振荡模块中的 S2 应将“4”拨向“ON”, 即为晶振。

2) 将短路块 J5 连通, 在 J13 处可观察到进一步放大后的高频信号。(注此时开关 S1 拨向右端+12V, J10 短路块连通)。

3) 改变拨码开关 S5, 可观察输出信号幅度的变化。

4) 用示波器在 J3 处可观察 ie 电流波形, 此时可比较 S1 拨向+5V 或+12V 两种不同的情况。当 S1 拨向+5V 时, 改变 S5, 可观察工作状态的变化。

5) 改变电位器 VR4、VR6 可改变功放的放大量和 ie 的波形变化。

2. 实测功率、效率计算:

将 Vcc 调为 12V, 测量丙放各参量填入表 2.3, 并进行功率、效率计算。

表 2.3 功率放大器的功率、效率

f=10MHz			实测						实测计算			
			Vb	Ve	Vce	Vi	Vo	Io	Ic	P ₌	Po	Pc
Vcc=12V	丙	R _L =∞										
	放	R _L =50Ω										

其中: Vi: 输入电压峰-峰值

Vo: 输出电压峰-峰值

Io: 发射极直流电压 ÷ 发射极电阻值

P₌: 电源给出直流功率 (P₌ = Vcc*Io)

Pc: 为管子损耗功率 (Pc = IcVce)

Po: 输出功率 (Po = $\frac{1}{2} \frac{(V_o / 2)^2}{R_L}$)

五、实验报告要求

1. 根据实验测量结果, 计算各种情况下 Ic、Po、P₌、η。
2. 说明电源电压、输入激励电压、负载电阻对工作状态的影响, 并用实验参数和波形进行分析说明。
3. 用实测参数分析丙类功率放大器的特点。

实验十三 振幅调制器

一、实验目的：

1. 掌握用集成模拟乘法器实现全载波调幅和抑止载波双边带调幅的方法。
2. 研究已调波与调制信号及载波信号的关系。
3. 掌握调幅系数测量与计算的方法。
4. 通过实验对比全载波调幅和抑止载波双边带调幅的波形。

二、实验内容：

1. 调测模拟乘法器 MC1496 正常工作时的静态值。
2. 实现全载波调幅，改变调幅度，观察波形变化并计算调幅度。
3. 实现抑止载波的双边带调幅波。

三、基本原理

幅度调制就是载波的振幅（包络）受调制信号的控制作周期性的变化。变化的周期与调制信号周期相同。即振幅变化与调制信号的振幅成正比。通常称高频信号为载波信号。本实验中载波是由晶体振荡产生的 10MHZ 高频信号。1KHZ 的低频信号为调制信号。振幅调制器即为产生调幅信号的装置。

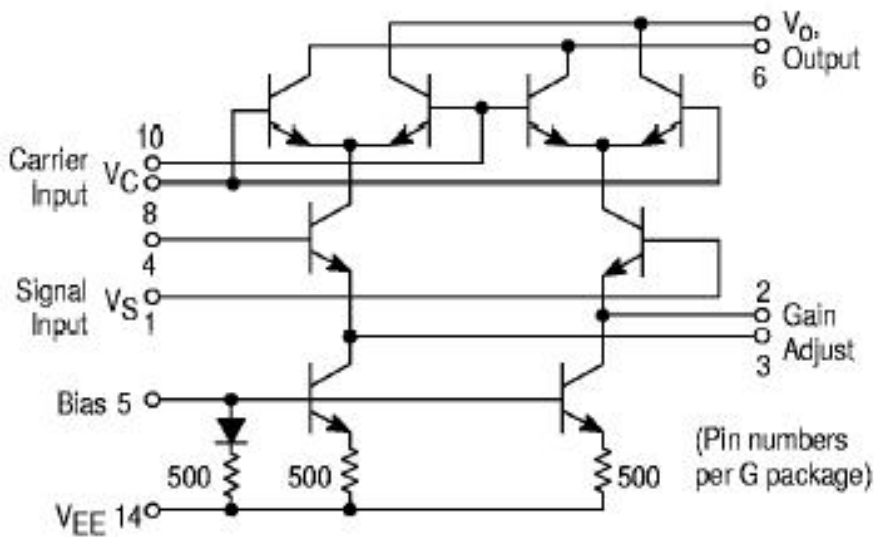


图 13-1 MC1496 芯片内部电路图

在本实验中采用集成模拟乘法器 MC1496 来完成调幅作用，图 13-1 为 1496 芯片内部电路图，它是一个四象限模拟乘法器的基本电路，电路采用了两组差动对由 V1—V4 组成，以反极性方式相连接，而且两组差分对的恒流源又组成一对差分电路，即 V5 与 V6，因此恒流源的控制电压可正可负，以此实现了四象限工作。D、V7、V8 为差动放大器 V5 与 V6 的恒流源。进行调幅时，载波信号加在 V1—V4 的输入端，即引脚的⑧、⑩之间；调制信号加在差动放大器 V5、V6 的输入端，即引脚的①、④之间，②、③脚外接 1KΩ 电位器，以扩大调制信号动态范围，已调制信号取自双差动放大器的两集电极（即引出脚⑥、⑫之间）输出。

用 1496 集成电路构成的调幅器电路图如图 13-2 所示, 图中 VR8 用来调节引出脚①、④之间的平衡, VR7 用来调节⑤脚的偏置。器件采用双电源供电方式 (+12V, -9V), 电阻 R29、R30、R31、R32、R52 为器件提供静态偏置电压, 保证器件内部的各个晶体管工作在放大状态。

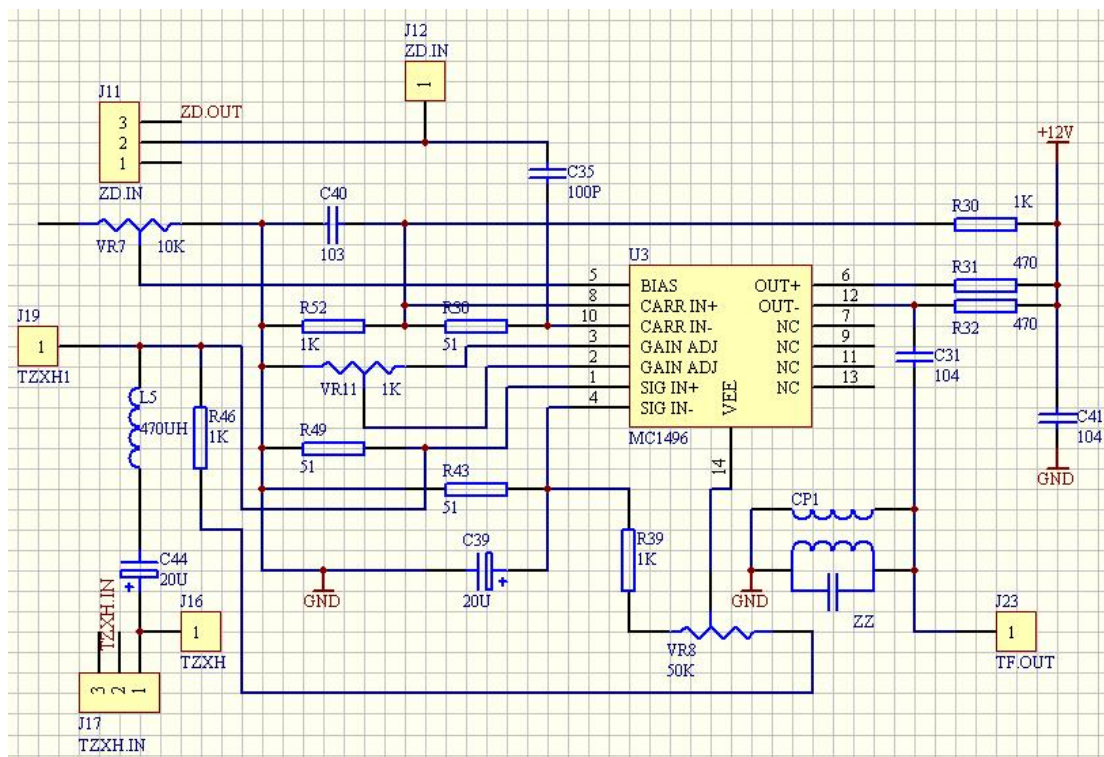


图 13-2 MC1496 构成的振幅调制电路

四、实验步骤:

1. 静态工作点调测: 使调制信号 $V_{\Omega}=0$, 载波 $V_c=0$ (短路块 J11、J17 开路), 调节 VR7、VR8 使各引脚偏置电压接近下列参考值:

引脚	U_8	U_{10}	U_1	U_4	U_6	U_{12}	U_2	U_3	U_5
参考值	6V	6V	0V	0V	8.6V	8.6V	-0.7V	-0.7V	-6.8V
实测值									

R39、R46 与电位器 VR8 组成平衡调节电路, 改变 VR8 可以使乘法器实现抑止载波的振幅调制或有载波的振幅调制。

2. 抑止载波振幅调制: J12 端输入载波信号 $V_c(t)$, 其频率 $f_c=10\text{MHz}$, 峰-峰值 $U_{CP-P}=100\sim 300\text{mV}$ 。J16 端输入调制信号 $V_{\Omega}(t)$, 其频率 $f_{\Omega}=1\text{KHz}$, 先使峰-峰值 $U_{\Omega P-P}=0$, 调节 VR8, 使输出 $V_o=0$ (此时 $U_4=U_1$), 再逐渐增加 $U_{\Omega P-P}$, 则输出信号 $V_o(t)$ 的幅度逐渐增大, 最后出现如图 13-3(a) 所示的抑止载波的调幅信号。由于器件内部参数不可能完全对称, 致使输出出现漏信号。脚①和④分别接电阻 R43 和 R49 可以较好

地抑止载波漏信号和改善温度性能。

3. 全载波振幅调制 $m = \frac{U_{m \max} - U_{m \min}}{U_{m \max} + U_{m \min}}$ ，J12 端输入载波信号 $V_c(t)$ ， $f_c=10\text{MHz}$ ， $U_{CP-P}=$

100~300mV，调节平衡电位器VR8，使输出信号 $V_O(t)$ 中有载波输出（此时U1 与U4 不相等）。再从J16 端输入调制信号，其 $f_\Omega=1\text{KHz}$ ，当 $U_{\Omega P-P}$ 由零逐渐增大时，则输出信号 $V_O(t)$ 的幅度发生变化，最后出现如图 13-3 (b) 所示的有载波调幅信号的波形，记下AM波对应 $U_{m\max}$ 和 $U_{m\min}$ ，并计算调幅度 m 。

4. 加大 V_Ω ，观察波形变化，画出过调制波形并记下对应的 V_Ω 、 V_C 值进行分析。

附：调制信号 V_Ω 可以用外加信号源，也可直接采用实验箱上的低频信号源。将示波器接入J22 处，（此时J17 短路块应断开）调节电位器VR3，使其输出 1KHz信号不失真信号，改变VR9 可以改变输出信号幅度的大小。将短路块J17 短接，示波器接入J19 处，调节VR9 改变输入 V_Ω 的大小。

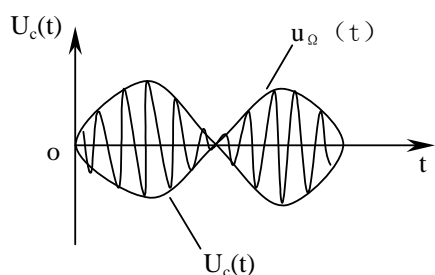


图 13-3 (a) 抑制载波调幅波

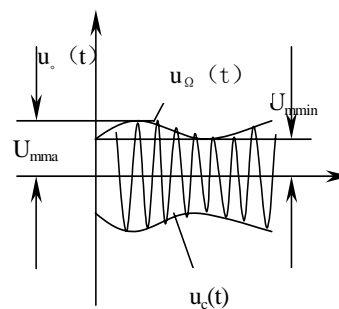


图 13-3 (b) 普通调幅波

五、实验报告要求

1. 整理实验数据，写出实测 MC1496 各引脚的实测数据。
2. 画出调幅实验中 $m=30\%$ 、 $m=100\%$ 、 $m > 100\%$ 的调幅波形，分析过调幅的原因。
3. 画出当改变 VR8 时能得到几种调幅波形，分析其原因。
4. 画出 100% 调幅波形及抑止载波双边带调幅波形，比较两者区别。

实验十四 混频器

一、实验目的：

1. 掌握晶体三极管混频器频率变换的物理过程和本振电压 V_o 和工作电流 I_e 对中频输出电压大小的影响。
2. 掌握由集成模拟乘法器实现的平衡混频器频率变换的物理过程
3. 比较晶体管混频器和平衡混频器对输入信号幅度及本振电压幅度要求的不同点。

二、实验内容：

1. 研究晶体管混频器的频率变换过程。
2. 研究晶体管混频器输出中频电压 V_i 与混频管静态工作点的关系。
3. 研究晶体管混频器输出中频电压 V_i 与输入本振电压的关系。
4. 研究平衡混频器的频率变换过程。

三、基本原理

混频器常用在超外差接收机中，它的任务是将已调制（调幅或调频）的高频信号变成已调制的中频信号而保持其调制规律不变。本实验中包含两种常用的混频电路：晶体三极管混频器和平衡混频器。其实验电路分别如图 15-1、15-2 所示。图 15-1 为晶体管混频器，该电路主要由 VT8（3DG6 或 9014）和 6.5MHz 选频回路（CP3）组成。10K 电位器（VR13）改变混频器静态工作点，从而改变混频增益。输入信号频率 $f_s = 10\text{MHz}$ ，本振频率 $f_o = 16.455\text{MHz}$ ，其选频回路 CP3 选出差拍的中频信号频率 $f_i = 6.5\text{MHz}$ ，由 J36 输出。

图 15-2 为平衡混频器，该电路由集成模拟乘法器 MC1496 完成。MC1496 模拟乘法器，其内部电路和引脚参见 15-1，MC1496 可以采用单电源供电，也可采用双电源供电。本实验电路中采用 +12V，-9V 供电。VR19（电位器）与 R95（10K Ω ）、R96（10K Ω ）组成平衡调节电路，调节 VR19 可以使乘法器输出波形得到改善。CP5 为 6.5MHz 选频回路。本实验中输入信号频率为 $f_s = 10\text{MHz}$ ，本振频率 $f_o = 16.455\text{MHz}$ 。

图 15-3 为 16.455MHz 本振振荡电路，平衡混频器和晶体管混频器的本振信号可由 J43 输出。

四、实验步骤

（一）晶体管混频器

1. 熟悉实验板上各元件的位置及作用
2. 观察晶体管混频前后的波形变换：将 J28 短路块连通在 C.DL，J34（BZ.IN）短路块连接在下横线处，平衡混频中的 J49 断开，即将 16.455MHz 本振信号加入晶体管混频器上，将 10MHz 100mV 左右的高频小信号加到晶体管混频器信号输入端 J32 处，此时短路块 J33 应置于开路。用示波器在晶混的输出端（JH.OUT）J36 处可观察混频后的中频电压波形。
3. 用无感小起子轻旋 CP3 中周，观察波形变化，直到中频输出达到最大，记下输入信号 f_s 幅度和输出中频电压幅度，计算其混频电压增益。若需测电流，可将电流表串接在 J28 下横线两端。

4. 用示波器分别观察输入信号 V_s 和输出中频信号 V_i 的载波频率，在观察波形中，注意它们之间频率的变化，并用频率计分别测出输入信号频率（在 J32 处）、本振频率（在 J35 处）、混频输出频率（在 J36 处），并分析比较。

5. 研究混频器输出中频电压 V_i 与混频管静态工作点的关系

保持本振电压 $V_0=0.5V$ 左右，信号电压 $V_s=100mV$ 左右，调节 VR13 记录对应的 V_e 电压和中频电压 V_i 。（ V_e 为晶体管发射极电阻 R64 两端电压。）

V_e	4V	5.5	7.4	9	9.5	10V
V_i						

6. 研究混频器输入本振电压和输出中频电压 V_i 的关系，改变输入本振信号电压幅度。观察输出电压 V_i 波形及幅度并记录。

注：若无高频信号发生器，则可将本实验板上调幅器 J23 的输出信号（TF.OUT）用短路线连通到混频器的输入端 J32 处，按以上各步骤完成各项实验。

（二）平衡混频器

1. 将平衡混频器的短路环 J49（BZ）接通，晶体管混频中的短路环 J34 断开，将高频信号发生器频率调到 10MHz 左右，输出信号幅度 $V_0=100mV$ 左右，接入 J47 处（XXH.IN），用示波器从平衡混频器输出端 J54 处（P.H.OUT）观察混频后的输出中频电压波形。

2. 将振荡器 J6 输出的 10MHz 信号调到 100mV 左右接到平衡混频器输入端 J47，此时短路环 J49 连通，从平衡混频器输出端 J54（P.H.OUT）处观察混频输出波形，并轻旋中周 CP5，观察其变化。

3. 调节电位器 VR19（50K Ω ），观察波形变化。

4. 改变输入信号电压幅度，记录输出中频 V_i 电压加以分析（ $V_0=500mV$ ）。

V_s (mV)	50	100	150	200	300
V_i (mV)					

5. 改变本振电压幅度，记录输出中频 V_i 电压（ $V_s=100mV$ ）。

V_0 (mV)	50	100	150	200	300	
V_i (mV)						

6. 用频率计测量混频前后波形的频率。

五、实验报告要求

1. 写出实验目的任务
2. 将晶体管混频器和平衡混频器实验数据列表分析。
3. 绘制晶体管混频器中 V_i-I_e 和 V_i-V_0 的关系曲线，并用所学理论进行分析说明。
4. 计算晶体管混频器的电压增益和平衡混频的混频增益进行比较。

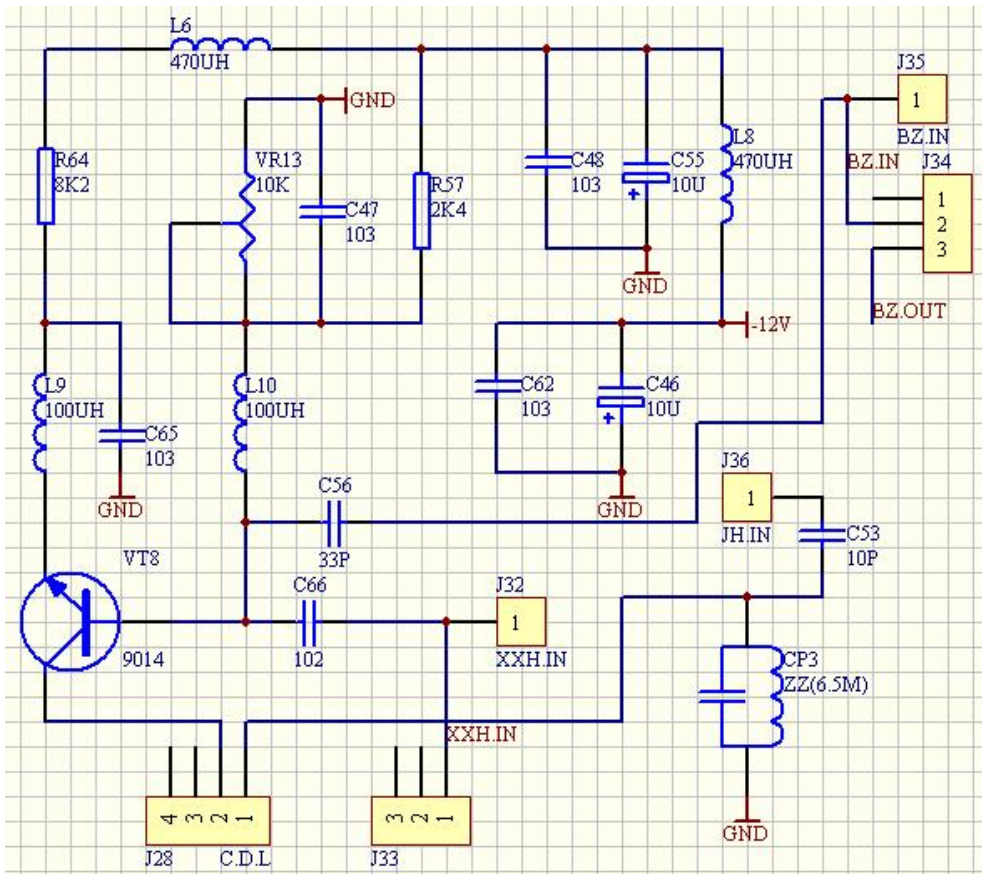


图 15-1 晶体管混频电路

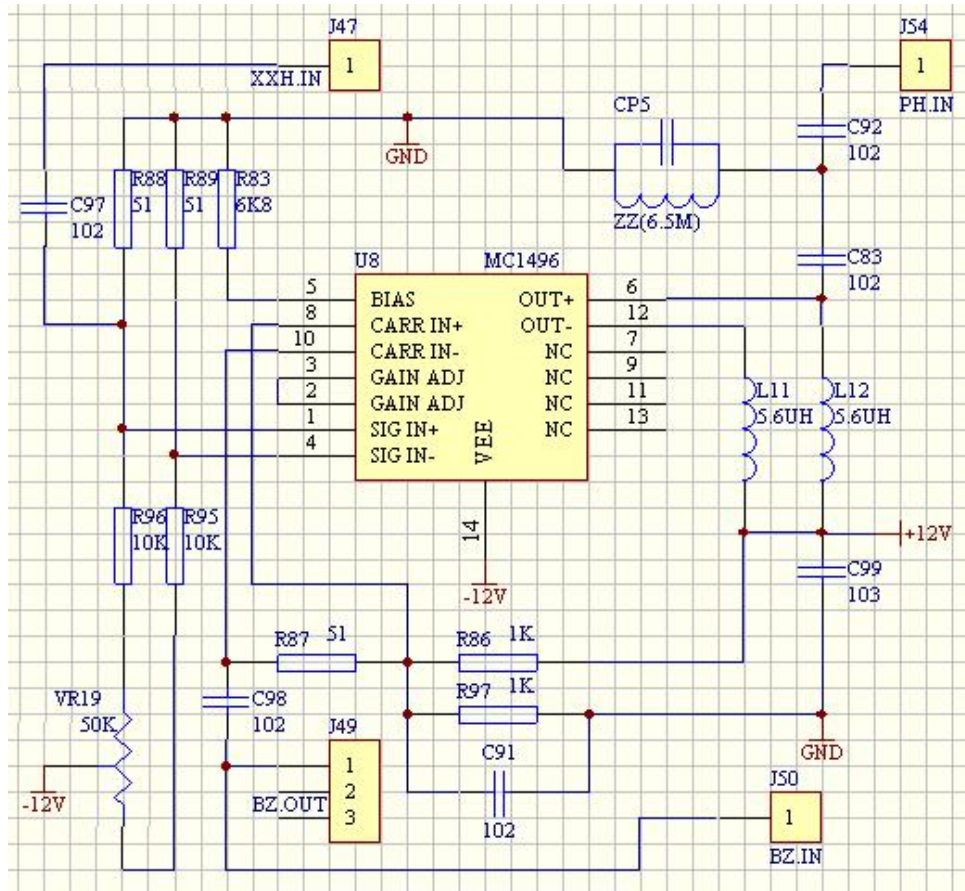


图 15-2 平衡混频电路

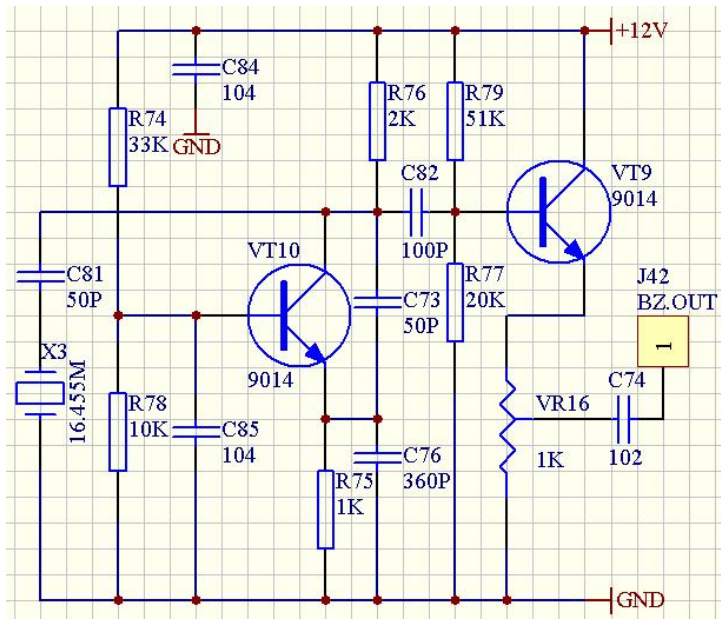


图 15-3 16.455MHz 本振振荡电路

实验十五 调幅波信号的解调

一、实验目的：

1. 掌握调幅波的解调方法。
2. 掌握二极管峰值包络检波的原理。
3. 掌握包络检波器的主要质量指标,检波效率及各种波形失真的现象，产生的原因以及克服的方法。

二、实验内容：

1. 完成普通调幅波的解调
2. 观察抑制载波的双边带调幅波的解调
3. 观察普通调幅波解调中的对角切割失真，底部切割失真以及检波器不加高频滤波的现象。

三、实验电路说明

调幅波的解调是调幅的逆过程，即从调幅信号中取出调制信号，通常称之为检波。调幅波解调方法主要有二极管峰值包络检波器，同步检波器。本实验板上只有二极管包络检波。

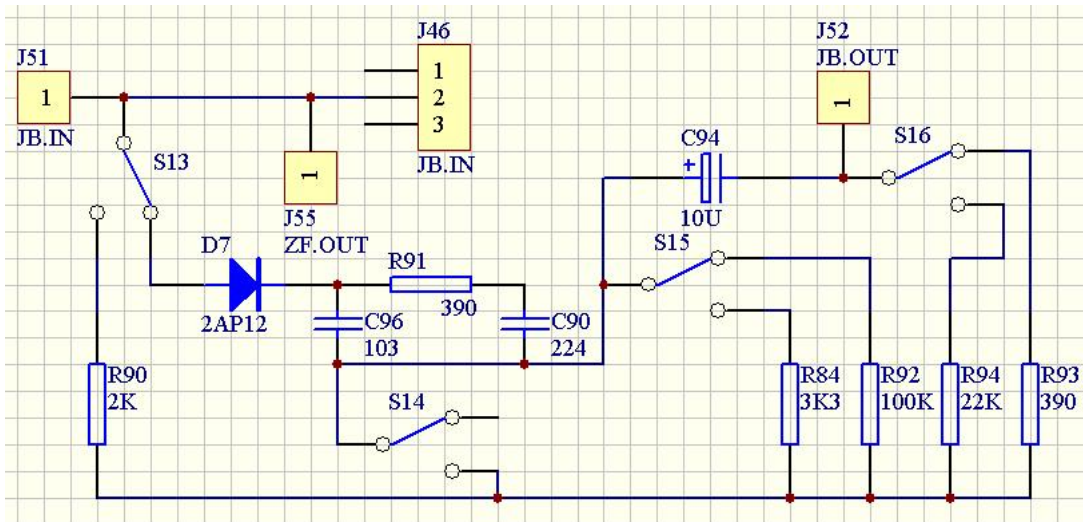


图 14-1 实验电路图

二极管包络检波器主要用于解调含有较大载波分量的大信号，它具有电路简单，易于实现的优点。本实验电路如图 14-1 所示，主要由二极管 D1 及 RC 低通滤波器组成，利用二极管的单向导电特性和检波负载 RC 的充放电过程实现检波.所以 RC 时间常数的选择很重要，RC 时间常数过大，则会产生对角切割失真又称惰性失真。RC 常数太小，高频分量会滤不干净.综合考虑要求满足下式：

$$RC\Omega_{\max} \ll \frac{1 - m_a^2}{m_a}$$

其中：m 为调幅系数， Ω_{\max} 为调制信号最高角频率。

当检波器的直流负载电阻R与交流音频负载电阻 R_Ω 不相等，而且调幅度 m_a 又相当大时会产生负峰切割失真（又称底边切割失真），为了保证不产生负峰切割失真应满 $m_a < \frac{R_\Omega}{R}$ 。

四、实验步骤

1. 解调全载波调幅信号

(1) $m < 30\%$ 的调幅波检波:

从 J45(ZF.IN)处输入 455KHZ,0.1V. $m < 30\%$ 的已调波,短路环 J46 连通,调整 CP6 中周,使 J51(JB.IN)处输出 0.5V~1V 已调幅信号。将开关 S13 拨向左端,S14,S15,S16 均拨向右端,将示波器接入 J52(JB.OUT),观察输出波形。

(2) 加大调制信号幅度,使 $m=100\%$,观察记录检波输出波形。

2. 观察对角切割失真:

保持以上输出,将开关 S15 拨向左端,检波负载电阻由 $3.3K\Omega$ 变为 $100K\Omega$,在 J52 处用示波器观察波形,并记录与上述波形进行比较。

3. 观察底部切割失真:

将开关 S16 拨向左端, S15 也拨向左端,在 J52 处观察波形并记录与正常调幅波形进行比较。

4. 将开关 S15, S16 还原到右端, 将开关 S14 拨向左端, 在 S52 处可观察到检波器不加高频滤波的现象。

五、实验报告要求

1. 通过一系列检波实验,将下列内容整理在表内:

输入的调幅波波形	$m < 30\%$	$m = 100\%$	抑制载波调幅波
二极管包络检波器输出波形			

2. 画出观察到的对角切割失真和负峰切割失真波形以及检波器不加高频滤波的现象。并进行分析说明。

实验十六 模拟通话实验

一、实验目的：

通过实验使学生对一个实际通信系统建立感性认识，提高学生学习兴趣。巩固课堂所学知识。

二、实验内容

进行调幅系统通话实验。

三、实验电路

(Jnn 在板上的排列顺序均为从左到右，从上到下排列。)

该调幅实验系统组成原理框图如图 16-1 (a) (b) 所示，图 (a) 为调幅发射机组成模块，图 (b) 为接收机组成模块。各模块位置参见布局分布图。发射部分由低频信号发生器、载波振荡、幅度调制、前置放大、功率放大器五部分电路组成，若将短路块J4、J5、J10、J11、J17 连通，J15 连通TF则组成调幅发射机。

接收机由高频小信号放大器、晶体管混频器、平衡混频器、二次混频、中放、包络检波器、16.455MHZ 本振振荡电路、低放等八部分组成。将短路块J33、J34 连通，J29 连通J.H.IN，J42 连通J.B.IN，开关S9 拨向右端，组成晶体管混频调幅接收机，若将短路块J48、J49 连通，J33、J34 断开，J29 连通P.H.IN其他同上，则组成平衡混频调幅接收机。各部分电路中元件的功能与作用前述单元电路中已讲述，参见各章。

四、实验步骤

(一) AM 发射机实验：

1. 将振荡模块中拨码开关 S2 中“4”置于“ON”即为晶振。将振荡模块中拨码开关 S4 中“3”置于“ON”，“S3”全部开路。用示波器观察 J6 输出 10MHZ 载波信号，调整电位器 VR5，使其输出幅度为 0.3V 左右。
2. 低频调制模块中开关S6 拨向左端，短路块J11，J17 连通到下横线处，将示波器连接到振幅调制模块中J19 处 (TZXH1)，调整低频调制模块中VR9，使输出 1KHZ 正弦信号 $V_{pp}=0.1\sim 0.2V$ 。
3. 将示波器接在 J23 处可观察到普通调幅波。
4. 将前置放大模块中 J15 连通到 TF 下横线处，用示波器在 J26 处可观察到放大后的调幅波。改变 VR10 可改变前置放大单元的增益。
5. 调整前置放大模块 VR10 使 J26 输出 1Vpp 左右的不失真 AM 波，将功率放大模块中 J4 连通，调节 VR4 使 J8 (JF.OUT) 输出 6Vpp 左右不失真的放大信号。
6. 将 J5，J10 连通到下横线处，开关 S₁ 拨向右端 (+12V) 处，示波器在 J13 (BF.OUT) 可观察到放大后的调幅波，改变电位器 VR6 可改变丙放的放大量。

(二) AM 接收机实验

1. 在小信号放大器模块 J30 处 (XXH, IN) 处加入 10MHZ 小于 50mv 的调幅信号，调幅度小于 30%。
2. 将晶体管混频模块中 J33，J34 均连通到下横线处，示波器在输出端 J36 (J.H.OUT) 端可观察到混频后 6.455MHZ 的 AM 波。

3. 调整中周 CP3 及 VR13 使 J36 处输出电压最大。
4. 将 J29 连通到 J.H.IN 下横线处, 开关 S9 拨向右端, 调整 VR14 使二次混频输出 J38 (Z.P.OUT) 输出 0.2V, 455KHZ 不失真的调幅波。
5. 连通中放模块中 J40 到下横线处, 在中放输出端 J55 处可观察到放大后的 AM 波。
6. 调谐中周 CP6 使 J55 输出 1Vpp 左右的 AM 信号。
7. 振幅解调处 J46 连通, 开关 S13 拨向左端, S14、S15、S16 拨向右端, 在 J52 处可观察到解调后的低频信号。S15 拨向左端可观察到惰性失真, S15、S16, 同时拨向左端可观察到底部失真。S14 拨向左端可观察到不加高频滤波的现象。
8. 若 J42 连通 J.B.I.N, 则在 J44 处可观察到放大后的低频信号。

(三) 调幅系统联调:

1. 按实验(一)将平衡调幅器输出调到 0.1V 左右。
2. 前置模块中 J15 断开, 将 J23 处的 AM 信号用短路线连到晶体管混频处的 J32 处 (J33 断开, J34 连通), J36 处可观察到混频后的 AM 波。
3. 将二次混频处的开关 S9 拨向右端, J29 连通到 J.H.IN, J38 处可观察到二次混频后的 AM 波。(注: 若此波形失真, 则可调电位器 VR14 (右旋))
4. 将 J38 处波形调到 0.2V 左右, 中放处 J40 连通在 J55 处可观察到放大后的 AM 波。
5. 振幅解调处 J46 连通, 开关 S13 拨向左端, S14、S15、S16 拨向右端, 在 J52 处可观察到解调后的低频信号。S15 拨向左端可观察到惰性失真, S15, S16, 同时拨向右端可观察到底部失真。S14 拨向左端可观察不加高频滤波的现象。
6. J42 连通 J.B.I.N, 则在 J44 处可观察到放大后的低频信号。
7. 用双踪示波器对比解调后的输出波与原调制信号。将示波器一路接入平衡调幅模块中 J19 (TZXH1) 处, 另一路接检波输出 J52 处, 观察两波形并进行对比。

(四) 调幅系统通话

1. 将话筒插入调制信号模块中 J18 处, 该模块中 S6 拨向右端。
2. 将耳机插入低放模块 J41 处。
3. 参照(三)调幅系统联调进行连接, 可在耳机中听到对方通过话筒、调幅、检波、低放出来的声音。
4. 调整“二次混频与鉴频”模块中的电位器 VR14 和低放模块中的 VR17, 调制模块中的 VR9 使声音适中。
7. 将示波器接入低放模块输出端 J44 处, 对话筒讲话, 可在示波器上观察声音信号波形。

五、实验报告

1. 写出通话实验调试过程中遇到的问题以及解决方法。
2. 写出学习本课程的心得体会。

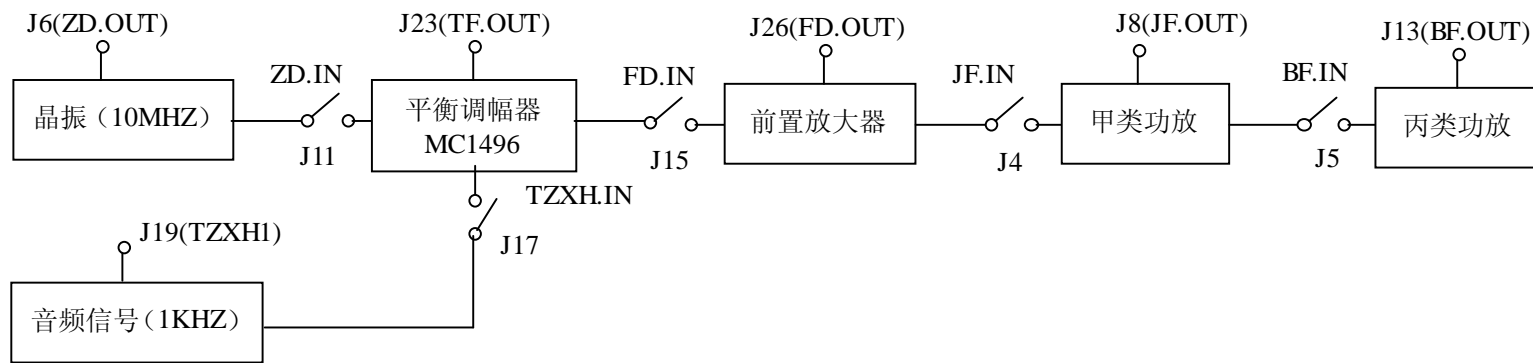


图 16-1 (a) 调幅发射机实验组成原理框图

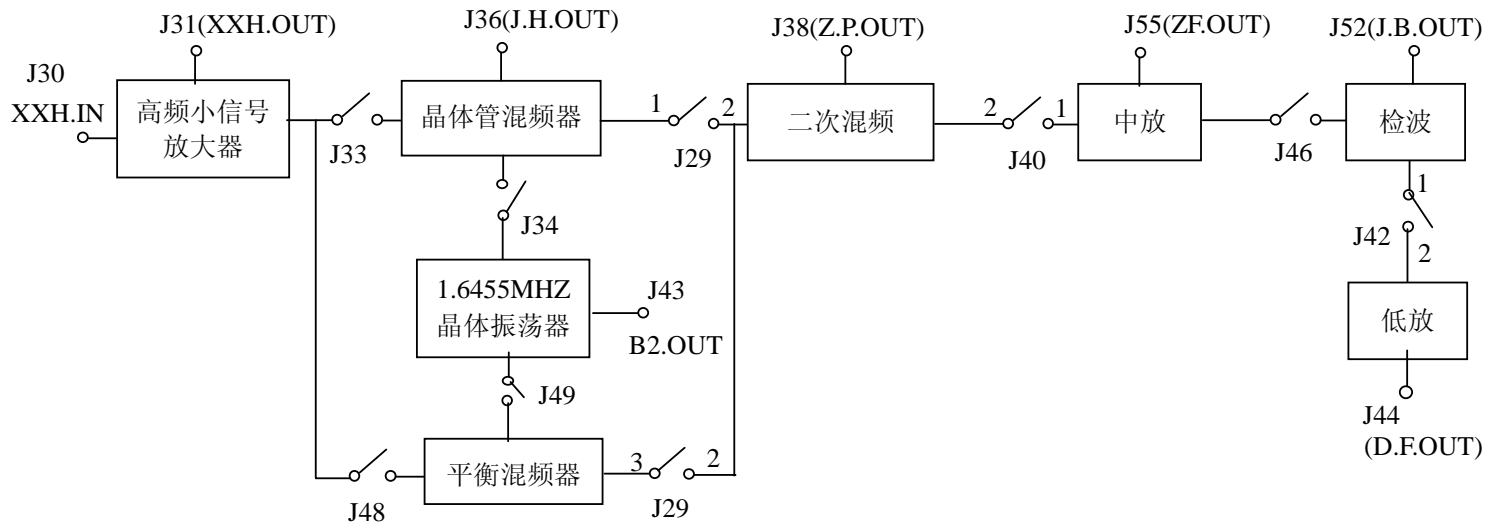


图 16-1 (b) 调幅接收机实验组成原理框图